

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
КРЕМЕНЧУЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ІМЕНІ МИХАЙЛА ОСТРОГРАДСЬКОГО



МЕТОДИЧНІ ВКАЗІВКИ
ЩОДО ВИКОНАННЯ САМОСТІЙНОЇ РОБОТИ
З НАВЧАЛЬНОЇ ДИСЦИПЛІНИ
«АРХІТЕКТУРА КОМП'ЮТЕРІВ»
ДЛЯ СТУДЕНТІВ ДЕННОЇ ФОРМИ НАВЧАННЯ
ЗІ СПЕЦІАЛЬНОСТІ 123 – «КОМП'ЮТЕРНА ІНЖЕНЕРІЯ»
ОСВІТНЬОГО СТУПЕНЯ «БАКАЛАВР»

КРЕМЕНЧУК 2018

Методичні вказівки щодо виконання самостійної роботи з навчальної дисципліни «Архітектура комп'ютерів» для студентів денної форми навчання зі спеціальності 123 – «Комп'ютерна інженерія» освітнього ступеня «Бакалавр»

Укладач старш. викл. А. Л. Юдіна

Рецензент к. т. н., доц. В. М. Сидоренко

Кафедра комп'ютерних та інформаційних систем

Затверджено методичною радою КрНУ імені Михайла Остроградського
Протокол № __від____ 2018 р..

Голова методичної ради _____ проф. В. В. Костін

ЗМІСТ

Вступ.....	4
1 Тематичний план навчальної програми на 4-й семестр	6
2 Зміст семестрового контролю (перелік завдань) на 4-й семестр	9
3 Тематичний план навчальної програми на 5-й семестр	19
4 Зміст семестрового контролю (перелік завдань) на 5-й семестр	21
5 Критерії оцінювання якості виконання.....	27
Література.....	28

ВСТУП

Відповідно до навчального плану навчальна дисципліна «Архітектура комп'ютерів» вивчається протягом двох семестрів. За цей час студенти повинні вивчити весь програмний матеріал і скласти іспит і залік відповідно в четвертому та п'ятому семестрі.

Роботу над навчальним матеріалом рекомендується виконувати за таким планом:

- ознайомитися зі змістом програми до кожного розділу;
- вивчити матеріал за рекомендованими підручниками (при цьому важливо вибрати головне, усвідомити основні поняття і визначення;
- важливі моменти потрібно записати в робочий зошит з поясненнями та необхідними схемами;
- відповісти на питання для самоперевірки і, за необхідності, повторити матеріал, записаний в робочому зошиті, або з підручника.

Для поглибленого вивчення матеріалу навчальна програма дисципліни «Архітектура комп'ютерів» передбачає виконання лабораторних робіт, захист курсового проекту, а також самостійну роботу.

У результаті вивчення навчальної дисципліни студент повинен:

знати:

- тенденції розвитку науки та техніки в галузі комп'ютерної інженерії;
- актуальні проблеми теорії розвитку комп'ютерів;
- основні поняття, терміни та визначення;
- загальні принципи побудови і функціонування комп'ютерів;
- принципи організації обчислень у комп'ютерах;
- принципи керування обчислювальним процесом;
- принципи побудови пристроїв комп'ютерів і програм їх керування
- способи організації пам'яті;

- способи організації систем команд процесорів;
- особливості архітектури процесорів різних класів;
- методи підвищення продуктивності комп'ютерних систем;
- способи організації процесів введення і виведення інформації і

режими роботи комп'ютерів.

уміти:

- розробляти архітектуру процесора;
- визначати систему команд, структуру даних, способи адресації;
- розробляти алгоритми функціонування комп'ютера під час виконання різних команд і режимів, ураховуючи розподіл функцій обробки інформації між апаратними і програмними компонентами;
 - розробляти архітектуру пам'яті комп'ютера з урахуванням ієрархічного принципу її побудови та розподілу адресного простору між компонентами системи;
 - розробляти алгоритми обміну інформацією процесора із зовнішніми пристроями в режимах програмного опитування готовності, переривань і прямого доступу;
 - розробляти функціональні та принципові схеми пристроїв комп'ютера (управляючого, арифметичного, запам'ятовуючого, вводу-виводу та інших);
 - розробляти мікроалгоритми і мікропрограми реалізації різних операцій;
 - визначати цільові функції проектування та критерії ефективності з використанням мов різного рівня для опису апаратних і програмних засобів;
 - користуватися мовами різного рівня для опису апаратних і програмних засобів.

1 ТЕМАТИЧНИЙ ПЛАН НАВЧАЛЬНОЇ ПРОГРАМИ НА 4 СЕМЕСТР

Тема 1 Вступ

Поняття архітектури комп'ютера. Багаторівнева комп'ютерна організація. Семантичний розрив між архітектурними рішеннями комп'ютерів та їх програмним оточенням. Історія розвитку архітектури комп'ютерів. Аналогові, гібридні та цифрові обчислювальні машини. Класифікація комп'ютерів та їх основні характеристики. Покоління комп'ютерів. Перспективи розвитку елементної бази сучасних комп'ютерних систем. Пікова, номінальна, системна, експлуатаційна, абсолютна, відносна продуктивність комп'ютерів. Методи вимірювання продуктивності.

Тема 2 Арифметичні основи цифрових комп'ютерів

Позиційні системи числення, що використовуються в комп'ютерах і критерії їх вибору. Переклад чисел з однієї позиційної системи числення в іншу. Форми подання чисел у розрядній сітці. Кодування двійкових чисел. Контроль переповнювання розрядної сітки під час виконання арифметичних операцій над числами в різних кодуваннях. Подання символічної інформації в комп'ютерах. Подання дати і часу в комп'ютерах.

Тема 3 Структурна організація комп'ютерів і процесорів

Структурна схема комп'ютера. Принципи фон Неймана. Класична структура машини фон Неймана та принципи її функціонування. Прінстонська та гарвардська архітектури та їх порівняльна характеристика. Структурна схема процесора. Призначення, класифікація та основні характеристики арифметично-логічних пристроїв (АЛП) процесора. Структурна організація АЛП, алгоритми функціонування. Пристрої керування центрального процесора.

Тема 4 Основи мікропрограмування

Принцип мікропрограмного керування. Мікрооперації, мікроалгоритми та способи їх опису. Мова мікрооперацій. Мікрокоманди, мікропрограми та їх

опис на функціональному та функціонально-структурному рівні. Блоки мікропрограмного керування. Структура мікрокоманди. Різновидності мікропрограмування. Формування тривалості керуючих сигналів мікрокоманди. Способи формування адрес мікрокоманд у пам'яті мікрокоманд. Блоки мікропрограмного керування з примусовою, природною та відносною адресацією мікрокоманд. Способи зменшення довжини мікрокоманди для блоків мікропрограмного керування з примусовою адресацією. Забезпечення роботи з мікроподпрограмами. Методи підвищення продуктивності комп'ютерів на мікропрограмному рівні. Декомпозиція обчислювального пристрою на операційний та керуючий пристрій. Ієрархія мов опису обчислювальних пристроїв. Мікропрограмна інтерпретація мови команд комп'ютера. Керуючі автомати з «жорсткою логікою».

Тема 5. Архітектура системи команд процесору

Системи і класифікація команд. Структура і формати машинних команд. Способи адресації операндів машинних команд: адресація без використання РЗП, адресація з використанням РЗП, адресація з використанням стекової пам'яті. Структура и формати команд мікропроцесорів IA32/IA32-EM64T. Системи і класифікація команд мікропроцесорів з архітектурою Alpha, UltraSparc, MAJC, PA-RISC, Power/PC.

Тема 6. Організація пам'яті

Структурна організація пам'яті: внутрішня та зовнішня пам'ять. Логічна організація пам'яті: стекова, магазинна, асоціативна, віртуальна пам'ять. Фізична організація основної пам'яті: енергозалежна та енергонезалежна пам'ять, статична, динамічна, синхронна та асинхронна пам'ять.

Тема 7. Процесори

Класифікація та основні характеристики процесорів. Макро і мікро архітектура процесорів. CISC та RISC-архітектури. Архітектура Power. SDC- та VLIW- комп'ютери. Архітектура EPIC. Архітектура процесорів з паралелізмом рівня команд. Основи мультитредової архітектури. Мультитредові мікропроцесори з тредами, що виявляються шляхом аналізу

потоків керування та потоків даних програми. Специфіка мультитредових моделей паралельних обчислень. Багатоядерні архітектури. Структури універсальних, проблемноорієнтованих і спеціалізованих мікропроцесорів з архітектурою Alpha, UltraSparc, MAJC, PA-RISC, Power/PC, сімейства TMS320Cxx компанії Texas Instruments, сімейства ADSP21xxx компанії Analog Device, DSP56xxx компанії Motorola, мультимедійних і комунікаційних процесорів.

Тема 8. Методи підвищення продуктивності процесорів та комп'ютерних систем на їх основі

Огляд технологічних, схемотехнічних, структурних та алгоритмічних методів. Етапи виконання команд і робочий цикл процесора. Конвейерна обробка. Суперскалярні комп'ютери. Конфлікти в конвейері та методи їх усунення: прогнозування переходів, усунення залежності за даними, просування даних, спекулятивне виконання, виконання зі зміною послідовності команд. Реалізація конвейерної обробки в мікропроцесорах Pentium 4, Alpha, UltraSparc, MAJC, PA-RISC, Power/PC. Організація системи кеш-пам'яті: стратегії завантаження та відвантаження, пошуку, заміщення; кеш прямого відображення та набірно-асоціативний кеш; архітектури рівнів багаторівневої кеш – пам'яті; протокол MESI; реалізація багаторівневої кеш–пам'яті в багатопроцесорних SMP-системах.

2 ЗМІСТ СЕМЕСТРОВОГО КОНТРОЛЮ (ПЕРЕЛІК ЗАВДАНЬ) НА 4-Й СЕМЕСТР

Теоретичні питання

1. Поняття архітектури комп'ютера.
2. Класифікація архітектури комп'ютера.
3. Класифікація комп'ютерів.
4. Головні особливості архітектури комп'ютера Джона фон Неймана.
5. Структура комп'ютера, запропонована фон Нейманом. Принципи роботи.
6. Гарвардська архітектура.
7. Критерії, за якими класифікують комп'ютери. Розвиток комп'ютерної архітектури.
8. Основні характеристики ЕОМ.
9. Продуктивність, надійність ЕОМ.
10. Визначення систем числення. Описати класи та різновиди систем числення.
11. Загальна характеристика режимів роботи ЕОМ.
12. Сучасні багаторівневі машини.
13. Елементна база ЕОМ.
14. Класифікація процесорів (CISC і RISC).
15. Принцип програмного керування.
16. Типи даних в ЕОМ.
17. Порядок виконання команд ЕОМ.
18. Формати команд. Адресація.
19. Форми подання даних в ЕОМ.
20. Форма з плаваючою комою та операції в ній.
21. Стандарт IEEE-754.
22. Виконання команд на рівні регістрів процесора
23. Класифікація архітектури комп'ютера за типом адресованої пам'яті.
24. Безпосередня адресація.

25. Пряма адресація.
26. Непряма адресація.
27. Способи адресації операндів на основі операції зміщення.
28. Індексна адресація.
29. Сторінкова адресація.
30. Неявна адресація.
31. Стекова адресація.
32. Загальний огляд рівня архітектури Pentium 4.
33. Формати команд процесора Pentium 4.
34. Режими адресації процесора Pentium 4.

Практичні завдання

1. Перевести число з десяткової системи числення в двійкову, вісімкову та шістнадцяткову системи числення.
2. Перевести число в десяткову систему числення.
3. Додати числа.
4. Виконати віднімання.
5. Виконати множення.
6. Виконати ділення.

Примітка: в завданнях 3 – 6 перевірити правильність обчислень за допомогою переводу початкових даних і результатів у десяткову систему числення. У завданні 1д отримати 5 знаків після коми в двійковому представленні.

Варіант 1

1. а) $666_{(10)}$; б) $305_{(10)}$; в) $153,25_{(10)}$; г) $162,25_{(10)}$; д) $248,46_{(10)}$
2. а) $1100111011_{(2)}$; б) $10000000111_{(2)}$; в) $10110101,1_{(2)}$;
г) $100000110,10101_{(2)}$; д) $671,24_{(8)}$; е) $41A,6_{(16)}$.
3. а) $10000011_{(2)} + 1000011_{(2)}$;
б) $010010000_{(2)} + 1101111011_{(2)}$;
в) $110010,101_{(2)} + 1011010011,01_{(2)}$;
г) $356,5_{(8)} + 1757,04_{(8)}$;

д) $293,8_{(16)}+3CC,98_{(16)}$.

4. а) $100111001_{(2)}-110110_{(2)}$;

б) $1111001110_{(2)}-111011010_{(2)}$;

в) $1101111011,01_{(2)}-101000010,0111_{(2)}$;

г) $2025,2_{(8)}-131,2_{(8)}$; д) $2D8,4_{(16)}-A3,B_{(16)}$.

5. а) $1100110_{(2)}*1011010_{(2)}$; б) $2001,6_{(8)}*125,2_{(8)}$; в) $2C,4_{(16)}*12,98_{(16)}$.

6. а) $110011000_{(2)}:10001_{(2)}$; б) $2410_{(8)}:27_{(8)}$; в) $D4A_{(16)}:1B_{(16)}$;

Вариант 2

1. а) $164_{(10)}$; б) $255_{(10)}$; в) $712,25_{(10)}$; г) $670,25_{(10)}$; д) $11,89_{(10)}$

2. а) $1001110011_{(2)}$; б) $1001000_{(2)}$; в) $1111100111,01_{(2)}$;

г) $1010001100,101101_{(2)}$; д) $413,41_{(8)}$; е) $118,8C_{(16)}$.

3. а) $1100001100_{(2)}+1100011001_{(2)}$;

б) $110010001_{(2)}+1001101_{(2)}$;

в) $111111111,001_{(2)}+1111111110,0101_{(2)}$;

г) $1443,1_{(8)}+242,44_{(8)}$; д) $2B4,C_{(16)}+EA,4_{(16)}$.

4. а) $1001101100_{(2)}-000010111_{(2)}$;

б) $1010001000_{(2)}-1000110001_{(2)}$;

в) $1101100110,01_{(2)}-111000010,1011_{(2)}$;

г) $1567,3_{(8)}-1125,5_{(8)}$; д) $416,3_{(16)}-255,3_{(16)}$.

5. а) $100001_{(2)}*1001010_{(2)}$; б) $1723,2_{(8)}*15,2_{(8)}$; в) $54,3_{(16)}*9,6_{(16)}$.

6. а) $10010100100_{(2)} : 1100_{(2)}$; б) $2760_{(8)} : 23_{(8)}$; в) $4AC_{(16)} : 17_{(16)}$;

Вариант 3

1. а) $273_{(10)}$; б) $661_{(10)}$; в) $156,25_{(10)}$; г) $797,5_{(10)}$; д) $53,74_{(10)}$

2. а) $1100000000_{(2)}$; б) $1101011111_{(2)}$; в) $1011001101,00011_{(2)}$;

г) $1011110100,011_{(2)}$; д) $1017,2_{(8)}$; е) $111,B_{(16)}$.

3. а) $1110001000_{(2)}+110100100_{(2)}$;

б) $1001001101_{(2)}+1111000_{(2)}$;

в) $111100010,0101_{(2)}+1111111,01_{(2)}$;

г) $573,04_{(8)}+1577,2_{(8)}$;

д) $108,8_{(16)}+21B,9_{(16)}$.

4. а) $1010111001_{(2)}-1010001011_{(2)}$;
 б) $1110101011_{(2)}-100111000_{(2)}$;
 в) $1110111000,011_{(2)}-111001101,001_{(2)}$;
 г) $1300,3_{(8)}-464,2_{(8)}$; д) $37C,4_{(16)}-1D0,2_{(16)}$.
5. а) $1011010_{(2)} * 1000010_{(2)}$;
 б) $632,2_{(8)} * 141,34_{(8)}$; в) $2A,7_{(16)} * 18,8_{(16)}$.
6. а) $111010110_{(2)} : 1010_{(2)}$; б) $4120_{(8)} : 23_{(8)}$; в) $4F8_{(16)} : 18_{(16)}$;

Вариант 4

1. а) $105_{(10)}$; б) $358_{(10)}$; в) $377,5_{(10)}$; г) $247,25_{(10)}$; д) $87,27_{(10)}$
2. а) $1100001001_{(2)}$; б) $1100100101_{(2)}$; в) $1111110110,01_{(2)}$;
 г) $11001100,011_{(2)}$; д) $112,04_{(8)}$; е) $334,A_{(16)}$.
3. а) $101000011_{(2)}+110101010_{(2)}$;
 б) $111010010_{(2)}+1011011110_{(2)}$;
 в) $10011011,011_{(2)}+1111100001,0011_{(2)}$;
 г) $1364,44_{(8)}+1040,2_{(8)}$; д) $158,A_{(16)}+34,C_{(16)}$.
4. а) $1111111000_{(2)}-100010011_{(2)}$; б) $1111101110_{(2)}-11100110_{(2)}$;
 в) $1001100100,01_{(2)}-10101001,1_{(2)}$;
 г) $1405,3_{(8)}-346,5_{(8)}$; д) $3DD,4_{(16)}-303,A_{(16)}$.
5. а) $1011100_{(2)} * 1100100_{(2)}$;
 б) $347,2_{(8)} * 125,64_{(8)}$; в) $10,A8_{(16)} * 35,4_{(16)}$.
6. а) $1000101000_{(2)} : 1100_{(2)}$; б) $5101_{(8)} : 31_{(8)}$; в) $D7A_{(16)} : 1E_{(16)}$;

Вариант 5

1. а) $500_{(10)}$; б) $675_{(10)}$; в) $810,25_{(10)}$; г) $1017,25_{(10)}$; д) $123,72_{(10)}$
2. а) $1101010001_{(2)}$; б) $100011100_{(2)}$; в) $1101110001,011011_{(2)}$;
 г) $110011000,111001_{(2)}$; д) $1347,17_{(8)}$; е) $155,6C_{(16)}$.
3. а) $1000101101_{(2)}+1100000010_{(2)}$; б) $1111011010_{(2)}+111001100_{(2)}$;
 в) $1001000011,1_{(2)}+10001101,101_{(2)}$; г) $415,24_{(8)}+1345,04_{(8)}$;
 д) $113,B_{(16)}+65,8_{(16)}$.
4. а) $1101111100_{(2)}-100100010_{(2)}$; б) $1011010110_{(2)}-1011001110_{(2)}$;
 в) $1111011110,1101_{(2)}-1001110111,1_{(2)}$; г) $1333,2_{(8)}-643,2_{(8)}$;

д) $176,7_{(16)} - E5,4_{(16)}$.

5. а) $1101100_{(2)} * 1010011_{(2)}$;

б) $516,54_{(8)} * 44,64_{(8)}$; в) $61,8_{(16)} * 48,9_{(16)}$.

6. а) $11000100000_{(2)} : 10000_{(2)}$; б) $3074_{(8)} : 25_{(8)}$; в) $6D5_{(16)} : 21_{(16)}$;

Вариант 6

1. а) $218_{(10)}$; б) $808_{(10)}$; в) $176,25_{(10)}$; г) $284,25_{(10)}$; д) $253,04_{(10)}$

2. а) $111000100_{(2)}$; б) $1011001101_{(2)}$; в) $10110011,01_{(2)}$;

г) $1010111111,011_{(2)}$; д) $1665,3_{(8)}$; е) $FA,7_{(16)}$.

3. а) $11100000_{(2)} + 1100000000_{(2)}$;

б) $110101101_{(2)} + 111111110_{(2)}$;

в) $10011011,011_{(2)} + 1110110100,01_{(2)}$;

г) $1041,2_{(8)} + 1141,1_{(8)}$;

д) $3C6,8_{(16)} + B7,5_{(16)}$.

4. а) $10110010_{(2)} - 1010001_{(2)}$;

б) $1101000000_{(2)} - 10000000_{(2)}$;

в) $1100101111,1101_{(2)} - 100111000,1_{(2)}$;

г) $1621,44_{(8)} - 1064,5_{(8)}$;

д) $1AC,B_{(16)} - BD,7_{(16)}$.

5. а) $1000000_{(2)} * 110110_{(2)}$;

б) $714,34_{(8)} * 133,4_{(8)}$; в) $16,B_{(16)} * 2B,6_{(16)}$.

6. а) $10001110011_{(2)} : 10001_{(2)}$; б) $5456_{(8)} : 33_{(8)}$; в) $6FA_{(16)} : 13_{(16)}$;

Вариант 7

1. а) $306_{(10)}$; б) $467_{(10)}$; в) $218,5_{(10)}$; г) $667,25_{(10)}$; д) $318,87_{(10)}$

2. а) $1111000111_{(2)}$; б) $11010101_{(2)}$; в) $1001111010,010001_{(2)}$;

г) $1000001111,01_{(2)}$; д) $465,3_{(8)}$; е) $252,38_{(16)}$.

3. а) $1000001101_{(2)} + 1100101000_{(2)}$;

б) $1010011110_{(2)} + 10001000_{(2)}$;

в) $1100111,00101_{(2)} + 101010110,011_{(2)}$;

г) $520,4_{(8)} + 635,4_{(8)}$;

д) $2DB,6_{(16)} + 15E,6_{(16)}$.

4. а) $1101000101_{(2)}-111111000_{(2)}$;
 б) $11110101_{(2)}-110100_{(2)}$;
 в) $1011101011,001_{(2)}-1011001000,01001_{(2)}$;
 г) $1034,4_{(8)}-457,44_{(8)}$;
 д) $239, A_{(16)}-9C, 4_{(16)}$.
5. а) $1101101_{(2)} * 101010_{(2)}$;
 б) $310, 2_{(8)} * 40, 5_{(8)}$; в) $18, 4_{(16)} * 35, 4_{(16)}$.
6. а) $10101001110_{(2)} : 1110_{(2)}$; б) $5360_{(8)} : 31_{(8)}$; в) $B80_{(16)} : 20_{(16)}$;

Вариант 8

1. а) $167_{(10)}$; б) $113_{(10)}$; в) $607, 5_{(10)}$; г) $828, 25_{(10)}$; д) $314, 71_{(10)}$
2. а) $110010001_{(2)}$; б) $100100000_{(2)}$; в) $1110011100, 111_{(2)}$;
 г) $1010111010, 1110111_{(2)}$; д) $704, 6_{(8)}$; е) $367, 38_{(16)}$.
3. а) $10101100_{(2)}+111110010_{(2)}$; б) $1000000010_{(2)}+110100101_{(2)}$;
 в) $1110111010, 10011_{(2)}+1011010011, 001_{(2)}$; г) $355, 2_{(8)}+562, 04_{(8)}$;
 д) $1E5, 18_{(16)}+3BA, 78_{(16)}$.
4. а) $1010110010_{(2)}-1000000000_{(2)}$; б) $1111100110_{(2)}-10101111_{(2)}$;
 в) $1101001010, 101_{(2)}-1100111000, 011_{(2)}$; г) $1134, 54_{(8)}-231, 2_{(8)}$;
 д) $2DE, 6_{(16)}-12A, 4_{(16)}$.
5. а) $10101_{(2)} * 11010_{(2)}$; б) $575, 2_{(8)} * 102, 2_{(8)}$; в) $55, 4_{(16)} * 6, 5_{(16)}$.
6. а) $1110111000_{(2)} : 1110_{(2)}$; б) $6457_{(8)} : 33_{(8)}$; в) $AF0_{(16)} : 1C_{(16)}$;

Вариант 9

1. а) $342_{(10)}$; б) $374_{(10)}$; в) $164, 25_{(10)}$; г) $520, 375_{(10)}$; д) $97, 14_{(10)}$.
2. а) $1000110110_{(2)}$; б) $111100001_{(2)}$; в) $1110010100, 1011001_{(2)}$;
 г) $1000000110, 00101_{(2)}$; д) $666, 16_{(8)}$; е) $1C7, 68_{(16)}$.
3. а) $1101010000_{(2)}+1011101001_{(2)}$; б) $100000101_{(2)}+1100001010_{(2)}$;
 в) $1100100001, 01001_{(2)}+1110111111, 011_{(2)}$; г) $242, 2_{(8)}+1153, 5_{(8)}$;
 д) $84, 8_{(16)}+27E, 8_{(16)}$.
4. а) $1111110_{(2)}-1111011_{(2)}$; б) $1111100000_{(2)}-111110011_{(2)}$;
 в) $1111011111, 1001_{(2)}-1010111100, 01_{(2)}$; г) $1241, 34_{(8)}-1124, 3_{(8)}$;
 д) $15F, A_{(16)}-159, 4_{(16)}$.

5. а) $1001010_{(2)} * 1101111_{(2)}$;
 б) $1616,3_{(8)} * 61,3_{(8)}$; в) $3A,38_{(16)} * 64,4_{(16)}$.
 6. а) $10100100000_{(2)} : 10000_{(2)}$; б) $2756_{(8)} : 26_{(8)}$; в) $D63_{(16)} : 17_{(16)}$;

Вариант 10

1. а) $524_{(10)}$; б) $222_{(10)}$; в) $579,5_{(10)}$; г) $847,625_{(10)}$; д) $53,35_{(10)}$.
 2. а) $101111111_{(2)}$; б) $1111100110_{(2)}$; в) $10011000,1101011_{(2)}$;
 г) $1110001101,1001_{(2)}$; д) $140,22_{(8)}$; е) $1DE,54_{(16)}$.
 3. а) $1101010000_{(2)} + 11100100_{(2)}$; б) $100110111_{(2)} + 101001000_{(2)}$;
 в) $1111100100,11_{(2)} + 1111101000,01_{(2)}$; г) $1476,3_{(8)} + 1011,1_{(8)}$;
 д) $3E0,A_{(16)} + 135,8_{(16)}$.
 4. а) $1010010100_{(2)} - 11101110_{(2)}$; б) $10000001110_{(2)} - 10011100_{(2)}$;
 в) $1110100111,01_{(2)} - 110000001,1_{(2)}$;
 г) $1542,5_{(8)} - 353,24_{(8)}$; д) $3EB,8_{(16)} - 3BA,8_{(16)}$.
 5. а) $111000_{(2)} * 100111_{(2)}$; б) $157,4_{(8)} * 101,1_{(8)}$; в) $19,7_{(16)} * 58,78_{(16)}$.
 6. а) $1111100000_{(2)} : 10000_{(2)}$; б) $1760_{(8)} : 22_{(8)}$; в) $A17_{(16)} : 15_{(16)}$;

Вариант 11

1. а) $113_{(10)}$; б) $875_{(10)}$; в) $535,1875_{(10)}$; г) $649,25_{(10)}$; д) $6,52_{(10)}$.
 2. а) $11101000_{(2)}$; б) $1010001111_{(2)}$; в) $1101101000,01_{(2)}$;
 г) $1000000101,01011_{(2)}$; д) $1600,14_{(8)}$; е) $1E9,4_{(16)}$.
 3. а) $1000111110_{(2)} + 1011000101_{(2)}$; б) $1001000_{(2)} + 1101101001_{(2)}$;
 в) $110110010,011_{(2)} + 1000011111,0001_{(2)}$; г) $620,2_{(8)} + 1453,3_{(8)}$;
 д) $348,1_{(16)} + 234,4_{(16)}$.
 4. а) $1100001010_{(2)} - 10000011_{(2)}$;
 б) $1101000001_{(2)} - 10000010_{(2)}$;
 в) $110010110,011_{(2)} - 10010101,1101_{(2)}$;
 г) $1520,5_{(8)} - 400,2_{(8)}$; д) $368,4_{(16)} - 239,6_{(16)}$.
 5. а) $1100110_{(2)} * 110010_{(2)}$;
 б) $177,4_{(8)} * 23,4_{(8)}$; в) $10,6_{(16)} * 26,8_{(16)}$.
 6. а) $1110010000_{(2)} : 10000_{(2)}$; б) $4343_{(8)} : 31_{(8)}$; в) $A3B_{(16)} : 1B_{(16)}$;

Вариант 12

1. а) $294_{(10)}$; б) $723_{(10)}$; в) $950,25_{(10)}$; г) $976,625_{(10)}$; д) $282,73_{(10)}$.
2. а) $10000011001_{(2)}$; б) $10101100_{(2)}$; в) $1101100,01_{(2)}$;
г) $1110001100,1_{(2)}$; д) $1053,2_{(8)}$; е) $200,6_{(16)}$.
3. а) $1000111110_{(2)}+10111111_{(2)}$; б) $1111001_{(2)}+110100110_{(2)}$;
в) $1001110101,00011_{(2)}+1001001000,01_{(2)}$; г) $104,4_{(8)}+1310,62_{(8)}$;
д) $2BD,3_{(16)}+EB,C_{(16)}$.
4. а) $11110111_{(2)}-11110100_{(2)}$; б) $1001100111_{(2)}-101100111_{(2)}$;
в) $1100110111,001_{(2)}-1010001101,0011_{(2)}$; г) $631,1_{(8)}-263,2_{(8)}$;
д) $262,8_{(16)}-1D6,88_{(16)}$.
5. а) $111101_{(2)}*1111_{(2)}$; б) $1751,2_{(8)}*77,24_{(8)}$; в) $40,4_{(16)}*54,6_{(16)}$.
6. а) $100111000_{(2)}:1101_{(2)}$;
б) $4120_{(8)}:23_{(8)}$; в) $8F6_{(16)}:1F_{(16)}$;

Вариант 13

1. а) $617_{(10)}$; б) $597_{(10)}$; в) $412,25_{(10)}$; г) $545,25_{(10)}$; д) $84,82_{(10)}$.
2. а) $110111101_{(2)}$; б) $1110011101_{(2)}$; в) $111001000,01_{(2)}$;
г) $1100111001,1001_{(2)}$; д) $1471,17_{(8)}$; е) $3EC,5_{(16)}$.
а) $1110100100_{(2)}+1010100111_{(2)}$;
б) $1100001100_{(2)}+1010000001_{(2)}$;
в) $1100111101,10101_{(2)}+1100011100,0011_{(2)}$;
г) $750,16_{(8)}+1345,34_{(8)}$; д) $158,4_{(16)}+396,8_{(16)}$.
а) $10000000010_{(2)}-100000001_{(2)}$; б) $1110111111_{(2)}-1010001_{(2)}$;
в) $1011001100,1_{(2)}-100100011,01_{(2)}$; г) $1110,62_{(8)}-210,46_{(8)}$;
д) $1D8,D8_{(16)}-110,4_{(16)}$.
5. а) $11001_{(2)}*1011100_{(2)}$; б) $1440,4_{(8)}*17,6_{(8)}$; в) $14,8_{(16)}*4A,3_{(16)}$.
6. а) $1010100100_{(2)}:1101_{(2)}$; б) $1375_{(8)}:21_{(8)}$; в) $4C4_{(16)}:14_{(16)}$;

Вариант 14

1. а) $1047_{(10)}$; б) $335_{(10)}$; в) $814,5_{(10)}$; г) $518,625_{(10)}$; д) $198,91_{(10)}$.
2. а) $1101100000_{(2)}$; б) $100001010_{(2)}$; в) $1011010101,1_{(2)}$;
г) $1010011111,1101_{(2)}$; д) $452,63_{(8)}$; е) $1E7,08_{(16)}$.

3. а) $1101100101_{(2)}+100010001_{(2)}$; б) $1100011_{(2)}+110111011_{(2)}$;
 в) $1010101001,01_{(2)}+10011110,11_{(2)}$; г) $1672,2_{(8)}+266,2_{(8)}$;
 д) $18B_{(16)}+2E9,2_{(16)}$.
4. а) $1110111011_{(2)}-100110111_{(2)}$; б) $1110000101_{(2)}-1001110_{(2)}$;
 в) $1011110100,0011_{(2)}-101001011,001_{(2)}$; г) $1560,22_{(8)}-1142,2_{(8)}$;
 д) $1A5,8_{(16)}-7D_{(16)}$.
5. а) $111100_{(2)}*111100_{(2)}$; б) $274,5_{(8)}*31,34_{(8)}$; в) $13,4_{(16)}*38,48_{(16)}$.
6. а) $10011101100_{(2)}:1110_{(2)}$; б) $1436_{(8)}:23_{(8)}$; в) $CD6_{(16)}:1F_{(16)}$;

Варіант 15

1. а) $887_{(10)}$; б) $233_{(10)}$; в) $801,5_{(10)}$; г) $936,3125_{(10)}$; д) $218,73_{(10)}$.
2. а) $1010100001_{(2)}$; б) $10000010101_{(2)}$; в) $1011110000,100101_{(2)}$;
 г) $1000110001,1011_{(2)}$; д) $1034,34_{(8)}$; е) $72,6_{(16)}$.
3. а) $1010110101_{(2)}+101111001_{(2)}$; б) $1111100100_{(2)}+100110111_{(2)}$;
 в) $111111101,01_{(2)}+1100111100,01_{(2)}$; г) $106,14_{(8)}+322,5_{(8)}$;
 д) $156,98_{(16)}+D3,2_{(16)}$.
4. а) $1111100100_{(2)}-110101000_{(2)}$; б) $1110110100_{(2)}-1101010101_{(2)}$;
 в) $1100001,0101_{(2)}-1011010,101_{(2)}$; г) $537,24_{(8)}-510,3_{(8)}$;
 д) $392, B_{(16)}-149,5_{(16)}$.
5. а) $111100_{(2)}*1101001_{(2)}$; б) $1567,2_{(8)}*147,2_{(8)}$; в) $44,8_{(16)}*13,6_{(16)}$.
6. а) $1111001100_{(2)}:10010_{(2)}$; б) $5050_{(8)}:31_{(8)}$; в) $7EC_{(16)}:1A_{(16)}$;

Приклади розв'язання задач

1. Додати два числа:

а) $10000000100_{(2)} + 111000010_{(2)} =$	10000000100	$223,20$	$3B3,6$
$101110001110_{(2)}$.	111000010	$427,54$	$38B,4$
б) $223,2_{(8)} + 427,54_{(8)} = 652,74_{(8)}$. в)	101110001110	$652,74$	$73E, A$
$3B3,6_{(16)} + 38B,4_{(16)} = 73E, A_{(16)}$.			

Виконаємо перевірку результатів розрахунків за допомогою переводу кожного числа в десяткову систему числення. Зрозуміло, що результат повинен співпадати.

а) $10000000100_{(2)} = 1 \times 2^{10} + 1 \times 2^2 = 1024 + 4 = 1028_{(10)}$

$$111000010_{(2)} = 1 \times 2^8 + 1 \times 2^7 + 1 \times 2^6 + 1 \times 2^1 = 256 + 128 + 64 + 2 = 450_{(10)}$$

$$10111000110_{(2)} = 1 \times 2^{10} + 1 \times 2^8 + 1 \times 2^7 + 1 \times 2^6 + 1 \times 2^2 + 1 \times 2^1 = 1024 + 256 + 128 + 64 + 4 + 2 = 1478_{(10)}$$

$$1028_{(10)} + 450_{(10)} = 1478_{(10)}$$

Результати збігаються, тож обчислення виконано вірно.

$$\text{б) } 223,2_{(8)} = 2 \times 8^2 + 2 \times 8^1 + 3 \times 8^0 + 2 \times 8^{-1} = 128 + 16 + 3 + 0,25 = 147,25_{(10)}$$

$$427,54_{(8)} = 4 \times 8^2 + 2 \times 8^1 + 7 \times 8^0 + 5 \times 8^{-1} + 4 \times 8^{-2} = 256 + 16 + 7 + 0,625 + 0,0625 = 279,6875_{(10)}$$

$$652,74_{(8)} = 6 \times 8^2 + 5 \times 8^1 + 2 \times 8^0 + 7 \times 8^{-1} + 4 \times 8^{-2} = 384 + 40 + 2 + 0,875 + 0,0625 =$$

$$= 426,9375_{(10)} \quad 147,25_{(10)} + 279,6875_{(10)} = 426,9375_{(10)}$$

Результати збігаються, тож обчислення виконано вірно.

$$\text{в) } 3B3,6_{(16)} = 3 \times 16^2 + 11 \times 16^1 + 3 \times 16^0 + 6 \times 16^{-1} = 768 + 176 + 3 + 0,375 = 947,375_{(10)}$$

$$38B,4_{(16)} = 3 \times 16^2 + 8 \times 16^1 + 11 \times 16^0 + 4 \times 16^{-1} = 768 + 128 + 11 + 0,25 = 907,25_{(10)}$$

$$73E, A_{(16)} = 7 \times 16^2 + 3 \times 16^1 + 14 \times 16^0 + 10 \times 16^{-1} = 1792 + 48 + 14 + 0,625 = 1854,625_{(10)}$$

$$947,375_{(10)} + 907,25_{(10)} = 1854,625_{(10)}$$

Результати збігаються, тож обчислення виконано вірно.

2. Відняти число:

$$\text{а) } 1100000011,011_{(2)} - 101010111,1_{(2)} = 110101011,111_{(2)}$$

$$\text{б) } 1510,2_{(8)} - 1230,54_{(8)} = 257,44_{(8)}$$

а)	б)	в)
1100000011,011	1510,20	27D,8
□ 01010111,100	□ 1230,54	□ 191,20
110101011,111	257,44	EC, B8

4. Виконати ділення: а) $100110010011000_{(2)} : 101011_{(2)} = 111001000_{(2)}$;

б) $46230_{(8)} : 53_{(8)} = 710_{(8)}$; в) $4C98_{(16)} : 2B_{(16)} = 1C8_{(16)}$.

$$\begin{array}{r} 100110010011000 \overline{) 101011} \\ \underline{101011} \\ 1000011 \\ \underline{101011} \\ 110000 \\ \underline{101011} \\ 101011 \\ \underline{101011} \\ 0 \end{array}$$

$$\begin{array}{r} 46230 \overline{) 53} \\ \underline{455} \\ 53 \\ \underline{53} \\ 0 \end{array}$$

$$\begin{array}{r} 4C98 \overline{) 2B} \\ \underline{2B} \\ 219 \\ \underline{204} \\ 158 \\ \underline{158} \\ 0 \end{array}$$

3 ТЕМАТИЧНИЙ ПЛАН НАВЧАЛЬНОЇ ПРОГРАМИ НА 5-Й СЕМЕСТР

Тема 9 Організація системи введення/виведення

Основні поняття організації інтерфейсів процесора, пам'яті, зовнішніх пристроїв. Задачі, що виникають під час введення/виведення. Обмін, що керується програмно, та різновиди програмного поллінгу. Основні функції, типи і структури каналів введення/виведення. Детермінована модель каналу. Критерії ефективності каналів введення/виведення. Призначення, функції та характеристики системи переривань процесору. Цикл обробки переривання. Система пріоритетів переривань. Обробка переривань з різними пріоритетами. Організація програмного керування пріоритетами. Класифікація переривань. Централізовані та децентралізовані системи переривань. Обробка векторних переривань у системах із централізованим арбітром. Вплив організації системи переривань на продуктивність комп'ютера. Вхід у програму, що перериває, методом позначеного оператора (опорних точок), методом швидкого реагування та покомандно. Призначення та організація прямого доступу до пам'яті (ПДП). Загальна структура системи з ПДП. Структура одноканального контролеру ПДП. Порядок обміну інформацією в системах з ПДП. Режими прямого доступу до пам'яті.

Тема 10 Архітектура IBM PC.

Архітектура системної плати. Південний та північний міст чипсета. Flash ROM BIOS. Шина процесора. Шина пам'яті. Шини введення/виведення. Архітектура та характеристики шин PCI, PCI-X, USB, SCSI, IEEE 1394. Розподіл адресного простору пам'яті: основна пам'ять, UMA, HMA, XMS та EMS. Пам'ять SRAM, DRAM, SDRAM, FPM DRAM, EDO DRAM, BEDO DRAM, SDRAM, ESDRAM, DDR SDRAM, SLD DRAM, RD DRAM, ROM, PROM, EPROM, EEPROM, Flash EEPROM, FRAM. Мікросхеми пам'яті SOJ, TSOP, SIP, SIMM, DIMM, RIMM. Організація системи переривань і підсистеми прямого доступу до пам'яті IBM-сумісних комп'ютерів.

Тема 11 Управління стандартними пристроями введення/виведення.

Структурно-функціональна схема підсистеми клавіатури. Організація блока клавіатури. Контролер клавіатури та контролер системного блока клавіатури та їх взаємодія. Переривання INT 9h та його обробка. Основні модулі відеосистеми. Принципи формування зображення. Режими роботи відеоадаптерів. Формування зображення символів у текстовому режимі. Таблиці шрифтів. Відеосторінки. Байти відеоатрибутів. Формування зображення в графічному режимі. Підтримка відеосистеми з боку ROM BIOS.

Тема 12 Управління дисковими накопичувачами

Фізична структура магнітних дисків. Логічна структура НГМД. Файлова система FAT12. Логічна структура НЖМД. Призначення та структура Boot Record і Master Boot Record. Файлові системи FAT16, FAT32, NTFS, Ext2/Ext3. Фізична структура оптичних дисків. Логічна структура оптичних дисків. Файлові системи CDFS та UDF. Переривання ROM BIOS для роботи з магнітними дисками на фізичному рівні. CHS-адресація та її обмеження. Режим LBA. Програмні моделі контролерів НГМД і НЖМД. Програмування контролерів НМД на рівні портів введення/виведення. Пакетний інтерфейс ATAPI.

Тема 13 Розподіл системних ресурсів

Пам'ять системи та пам'ять плат адаптерів. Розподіл каналів DMA, ліній IRQ та портів введення/виведення. Конфігураційний простір PCI. Функції PCI BIOS*. Конфігурація SCSI-пристроїв. Методи усунення конфліктів периферійних пристроїв. Технологія Plug-and-Play.

4 ЗМІСТ СЕМЕСТРОВОГО КОНТРОЛЮ (ПЕРЕЛІК ЗАВДАНЬ) НА 5-Й СЕМЕСТР

Теоретичні питання

1. Багаторівнева структура пам'яті комп'ютера.
2. Організація основної пам'яті.
3. Пам'ять з довільним доступом.
4. Пам'ять з послідовним доступом.
5. Асоціативна пам'ять.
6. Класифікація запам'ятовувальних пристроїв.
7. Основні параметри запам'ятовувальних пристроїв.
8. Основна пам'ять.
9. Постійні запам'ятовувальні пристрої (ПЗП).
10. Постійні запам'ятовувальні пристрої, програмовані маскою.
11. Одноразово програмовані постійні запам'ятовувальні пристрої.
12. Репрограмовані постійні запам'ятовувальні пристрої з ультрафіолетовим стиранням.
13. Репрограмовані постійні запам'ятовувальні пристрої з електричним стиранням.
14. Статичні оперативні запам'ятовувальні пристрої (SRAM).
15. Динамічні оперативні запам'ятовувальні пристрої (DRAM).
16. Зовнішня пам'ять.
17. Організація обміну інформацією між процесором і основною пам'яттю за допомогою кеш-пам'яті.
18. Підвищення ефективності кеш-пам'яті.
19. Флеш-пам'ять.
20. Регістрова пам'ять мікропроцесора.
21. Організація обміну інформацією між основною та зовнішньою пам'яттю.
22. Віртуальна пам'ять.
23. Сторінкова організація пам'яті.

24. Захист пам'яті від несанкціонованих звернень.
25. Прямий доступ до пам'яті.
26. Введення-виведення під керуванням периферійних процесорів.
27. Функції каналів введення-виведення..
28. Методи керування введенням-виведенням.
29. Основні характеристики системи переривання програм.
30. Системна шина комп'ютера. Функції системної шини.
31. Технічні засоби буферування шин.
32. Будова шини управління.
33. Загальна характеристика мікропроцесора K1810 VM86.
34. Будова системи переривання мікропроцесора K1810 VM86.
35. Формати команд мікропроцесора K1810 VM86.
36. Класифікація паралельних комп'ютерних систем.
37. Комунікаційні мережі багатопроцесорних систем.
38. Будова комп'ютерних систем із спільною пам'яттю.
39. Будова комп'ютерних систем зі розподіленою пам'яттю.
40. Використання принципів паралельної обробки інформації в архітектурі комп'ютера.
41. Основні положення класифікації комп'ютерних систем запропоновані Шором.
42. Основні положення класифікації комп'ютерних систем запропоновані Фліном.

Практичні завдання

Завдання 1

Визначити:

1. Формат команди
2. Довжину коду команди

Варіант N (непарні)

- кількість операцій $M=N+12$,
- максимальне значення адреси команд $A_{max}=2^N+120$ Кб,

- адресність команди $AK=2$.

Варіант 2N (парні)

- кількість операцій $M=2N+3$,
- максимальне значення адреси команд $A_{max}=2^N+64Kб$,
- адресність команди $AK=3$.

N – номер варіанту, який відповідає останній цифрі номеру залікової книжки студента.

Завдання 2

1. Визначити фізичну адресу поточної команди, що виконується процесором у даний момент часу, якщо логічна адреса сегмента коду CS 02548Ch і зсув покажчика команд щодо сегмента коду IP 6774h.
2. Знайти повну фізичну адресу комірки у стековій пам'яті, якщо вміст регістра відповідного сегмента 05789Ah, а відповідний регістр – покажчик містить адресу 5623h. Указати використані регістри.
3. Визначити фізичну адресу верхівки стека, якщо відома початкова адреса сегмента AD456h та зсув 1456h. Указати використані регістри.
4. Знайти значення фізичної адреси за двома значеннями логічних адрес CS:IP. CS=5689Bh, IP=1459h.
5. Знайти значення фізичної адреси операнда в реальному режимі під час виконання команди MOV AL, [SI]; пересилання у регістр AL вмісту комірки пам'яті з адресою DS:SI, якщо вмістом сегментного регістра DS є число 5689h, вмістом регістра SI – 456h.
6. Знайти повну фізичну адресу комірки у стековій пам'яті, якщо вміст регістра відповідного сегмента A56B7h, а відповідний регістр – покажчик містить адресу 758h. Вказати використані регістри.
7. Знайти значення фізичної адреси операнда в реальному режимі під час виконання команди MOV AL, [SI]; пересилання у регістр AL вмісту комірки пам'яті з адресою DS:SI, якщо вмістом сегментного регістра DS є число D893h, вмістом регістра SI – 278h.
8. Знайти значення фізичної адреси операнда в реальному режимі при

виконанні команди MOV AL, [SI]; пересилання у регістр AL вмісту комірки пам'яті з адресою DS:SI, якщо вмістом сегментного регістра DS є число 5689h, вмістом регістра SI – 456h.

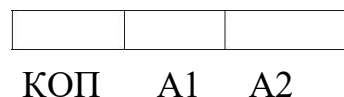
9. Переслати в регістр-акумулятор AX вміст комірки пам'яті, що розташована у сегменті даних і має ефективну адресу (зміщення у сегменті), яка дорівнює сумі вмісту регістра BX і числа 230h.

10. Переслати у регістр-акумулятор AX вміст комірки пам'яті, розташованого у сегменті даних з ефективною адресою (зміщення у сегменті), яка дорівнює сумі вмісту регістра SI і числа 564h.

Приклад 1. Визначення форматів команд та даних

Визначити:

1. Формат команди
2. Довжину коду команди, Якщо:
 - кількість операцій $M=8$,
 - максимальне значення адреси команд $A_{max}=64$ Кб,
 - адресність команди $AK=2$
1. Формат команди. Відповідно до завдання команда має структуру $AK=2$.



Це двоадресна команда. Структура команди: КОП – поле коду операції, у якому представляється назва операції; A1, A2 – адреси комірок пам'яті, в яких розміщені відповідно перший і другий операнди.

Довжина поля «КОП». Для подання операцій у полі «КОП» використовуємо двійкові коди мінімальної довжини. Довжина поля «КОП» дорівнюватиме:

$n_{КОП} = \lceil \log_2 (M + 1) \rceil$, де $M = 8$ - число операцій ЕОМ

$n_{КОП} = \lceil \log_2 (8+1) \rceil = 4$.

Довжина адресного поля A_i . Довжина поля A_i повинна забезпечувати подання максимального значення адреси. Якщо $A_{max} = 64$ К, довжина поля A_i буде $n_{A_i} = 16$.

$$n_{Ai} = \lceil \log_2 A_{\max} \rceil = \lceil \log_2 64 \rceil * K = \lceil \log_2 2^6 \rceil * 2^{10} = 16.$$

$$\text{Довжина коду команди } n_k = n_{КОП} + 2n_{Ai} = 4 + 2 * 16 = 36.$$

Команда має формат:

35	КОП	31	30	A1	16	15	A2	0

Приклад 2.

1. Знайти значення фізичної адреси операнда в реальному режимі під час виконання команди `MOV AL, [SI]`; пересилання у регістр `AL` вмісту комірки пам'яті з адресою `DS:SI`, якщо вмістом сегментного регістра `DS` є число `0F802H`, вмістом регістра `SI` – `0B175H`.

Для обчислення фізичної адреси додамо до значення `DS` чотири нулі праворуч у двійковій системі числення або множимо на 10 у шістнадцятко вій системі числення:

$$DS(0000) = 1111\ 1000\ 0000\ 0010\ 0000B = 0F8020H$$

Виконавши операцію додавання отриманої величини з вмістом регістра `SI`, отримаємо фізичну адресу:

$$11111 \qquad \qquad 11 \qquad \qquad - \text{рядок перенесень}$$

$$+ 11111000\ 0000\ 0010$$

$$0000\ 1011\ 0001$$

$$0111\ 0101$$

$$1\ 0000\ 0011\ 0001\ 1001\ 0101 = 103195H.$$

Отже, під час обчислення фізичної адреси отримане одиничне значення розряду `A20` означає, що операнд буде розташовано у другому мегабайті фізичної пам'яті.

2. Переслати у регістр-акумулятор `AX` вміст комірки пам'яті, що розташована у сегменті даних і має ефективну адресу, яка дорівнює сумі вмісту двох регістрів `SI` і `BX`. За командою `MOV AX, [SI + BX]`; `AX : DS: [SI + BX]` у регістр `AX` пересилається байт з комірки пам'яті з адресою `DS: SI + BX`.

3. Переслати в регістр-акумулятор `AX` вміст комірки пам'яті, що розташована у сегменті даних і має ефективну адресу (зміщення у сегменті),

яка дорівнює сумі вмісту регістра BX і числа $2000H$. ■

Для того, щоб переслати вміст комірки пам'яті в акумулятор, потрібно використати команду пересилки $MOV\ dst,\ src$, де операндом призначення dst (*destination*) є регістр AX , а операндом джерела інформації src (*source*) – комірка пам'яті. Комірка пам'яті позначається квадратними дужками, всередині записується значення ефективної адреси, тобто $BX + 2000H$. Отже, за командою $MOV\ AX,\ [BX + 2000H]$; $AX\ DS:[BX + 2000H]$ у регістр AX пересилається байт з комірки пам'яті з адресою $DS: BX + 2000H$.

4. Знайти значення фізичної адреси за двома значеннями логічних адрес $CS:IP$. Нехай вмістом сегментного регістра CS є число $2002H$, вмістом вказівника команд IP – $3175H$. Додамо до значення CS чотири нулі праворуч:
 $CS(0000) = 0010\ 0000\ 0000\ 0010\ 0000B = 20020H$.

Виконавши операцію додавання цієї величини до вмісту регістра IP , отримаємо фізичну адресу:

$$\begin{array}{r} 0010\ 0000\ 0000\ 0010\ 0000 \\ + \quad \underline{0011\ 0001\ 0111\ 0101} \\ \hline 0010\ 0011\ 0001\ 1001\ 0101 = 23195H. \end{array}$$

Отже, запис $CS:IP$ при $CS = 2002H$, $IP = 3175H$ відповідає фізичній адресі $23195H$.

5. КРИТЕРІЇ ОЦІНЮВАННЯ ЯКОСТІ ВИКОНАННЯ САМОСТІЙНОЇ РОБОТИ СТУДЕНТАМИ

У 4-му та 5-омусеместрах студенти виконують самостійну роботу, що складається із 7 завдань: одне теоретичне та шість практичних.

У 5-омусеместрі студенти виконують самостійну роботу, що складається з 3 завдань: одне теоретичне та два практичних.

Загальна кількість балів, яку отримують студенти за виконання самостійної роботи в семестрі, становить максимально 10 балів і додається до загальної оцінки за семестр.

Шкала оцінювання: національна та ECTS

Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою	
		Для іспиту, курсового проєкту (роботи), практики	Для заліку
90–100	A	Відмінно	Зараховано
82–89	B	Добре	
74–81	C		
64–73	D	Задовільно	
60–63	E		
35–59	FX	Незадовільно з можливістю повторного складання	Не зараховано з можливістю повторного складання
0–34	F	Незадовільно з обов'язковим повторним вивченням навчальної дисципліни	Не зараховано з обов'язковим повторним вивченням навчальної дисципліни

ЛІТЕРАТУРА

1. Поворознюк А.И. Архитектура компьютеров. Архитектура микропроцессорного ядра и системных устройств. Учебн. пособие. Ч. 1/А. И. Поворознюк. – Харьков: Торнадо, 2004. – 355 с.: с ил.
2. Поворознюк А. И. Архитектура компьютеров. Архитектура внешней памяти, видео системы и внешних интерфейсов. Учебн. пособие. Ч. 2 /А. И. Поворознюк. – Харьков: Торнадо, 2004. – 296 с.: с ил.
3. Кулаков В. Программирование на аппаратном уровне: специальный справочник /В. Кулаков. – СПб.: Питер, 2003. – 847 с.: ил.
4. Гук М. Аппаратные средства IBM PC. Энциклопедия / М. Гук. – СПб.: Питер, 2003.– 928 с.
5. Столингс В. Структурная организация и архитектура компьютерных систем / В. Столингс. – М.: Издательский дом «Вильямс», 2002. – 896с.
6. Басалин П. Д. Архитектура вычислительных систем. Учебник / П. Д. Басалин. – Нижний Новгород: Изд. НГУ, 2003. – 242 с.
7. Таненбаум Э. Архитектура комп'ютера / Э. Таненбаум. – СПб.: Питер, 2003. – 698 с.
8. Корнеев В. В., Киселев А. В. Современные микропроцессоры / В. В. Корнеев, А. В. Киселев. – 3-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2003. – 448 с.
9. Цилькер Б. Я., Орлов С. А. Организация ЭВМ и систем. Учебник для вузов / Б. Я.Цилькер, С. А. Орлов. – СПб. :Питер, 2006. – 668 с.
10. Гук М. Процессоры Intel: от 8086 до Pentium II / М. Гук.– СПб.: "Издательство "Питер". –1997. – 386 с.

Методичні вказівки щодо виконання самостійної роботи з навчальної дисципліни «Архітектура комп'ютерів» для студентів денної форми навчання зі спеціальності 123 – «Комп'ютерна інженерія» освітнього ступеня «Бакалавр»

Укладач старш. викл. А. Л. Юдіна

Відповідальний за випуск зав. кафедри КІС А. В. Луговой

Підп. до др. _____. Формат 60×84 1/16. Папір тип. Друк ризографія.

Ум. друк. арк. _____. Наклад _____ прим. Зам. № _____. Безкоштовно.

Видавничий відділ
Кременчуцького національного університету
імені Михайла Остроградського
вул. Першотравнева, 20, м. Кременчук, 39600