

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
КРЕМЕНЧУЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ  
ІМЕНІ МИХАЙЛА ОСТРОГРАДСЬКОГО  
НАВЧАЛЬНО-НАУКОВИЙ ІНСТИТУТ ЕЛЕКТРИЧНОЇ ІНЖЕНЕРІЇ  
ТА ІНФОРМАЦІЙНИХ ТЕХНОЛОГІЙ



МЕТОДИЧНІ ВКАЗІВКИ  
ЩОДО ВИКОНАННЯ ЛАБОРАТОРНИХ РОБІТ  
З НАВЧАЛЬНОЇ ДИСЦИПЛІНИ  
**«ЦИФРОВА СХЕМОТЕХНІКА»**  
ДЛЯ СТУДЕНТІВ ДЕННОЇ ФОРМИ НАВЧАННЯ  
ЗІ СПЕЦІАЛЬНОСТІ 171 – «ЕЛЕКТРОНІКА»  
ОСВІТНЬО-ПРОФЕСІЙНОЇ ПРОГРАМИ «ТЕХНОЛОГІЯ,  
ОБЛАДНАННЯ ТА ВИРОБНИЦТВО ЕЛЕКТРОННОЇ ТЕХНІКИ»  
ОСВІТНЬОГО СТУПЕНЯ «БАКАЛАВР»

КРЕМЕНЧУК 2023

Методичні вказівки щодо виконання лабораторних робіт з навчальної дисципліни «Цифрова схемотехніка» для студентів денної форми навчання зі спеціальності 171 – «Електроніка» освітньо-професійної програми «Технологія, обладнання та виробництво електронної техніки» освітнього ступеня «Бакалавр»

Укладачі к. т. н., доц. Д. В. Мосьпан;  
старш. викл. С. В. Саньков

Рецензент к. т. н., доц. О. О. Юрко

Кафедра комп'ютерної інженерії та електроніки

Затверджено методичною радою Кременчуцького національного університету імені Михайла Остроградського

Протокол № 1 від 04 09 2023 року

Голова методичної ради



проф. В. В. Костін

## Зміст

|   |    |
|---|----|
| Вступ .....   | 4  |
| ..  |    |
| Перелік лабораторних робіт .....  | 6  |
| ..  |    |
| Лабораторна робота № 1 Активні фільтри. ....  | 6  |
| ..  |    |
| Лабораторна робота № 2 Дослідження логічних елементів та імпульсних схем. ....              | 15 |
| Лабораторна робота № 3 Дослідження тригерів і тригерних пристроїв .                         | 23 |
| ..  |    |
| Лабораторна робота № 4 Дослідження лічильників імпульсів. ....                              | 33 |
| ..  |    |
| Лабораторна робота № 5 Дослідження цифро-аналогових і аналого-цифрових перетворювачів. .... | 43 |
| Критерії оцінювання якості виконання лабораторних робіт .....                               | 48 |
| ..  |    |
| Список літератури .....   | 51 |
| ..  |    |

## ВСТУП

Метою лабораторних робіт є поглиблене вивчення лекційного матеріалу навчальної дисципліни «Цифрова схемотехніка». Більшість сучасних систем автоматики, обчислення, передавання та обробки інформації виконується на пристроях цифрової техніки. Тому знання про принципи використання цифрових пристроїв і побудови на їх основі систем різноманітного призначення є актуальним і мають велику практичну цінність, причому як в інженерній діяльності, так і для методологічних досліджень. Лабораторні роботи дають можливість зрозуміти процеси та принцип дії електронних засобів.

Кожна лабораторна робота передбачає роботу студента із загальнотеоретичною літературою, необхідною для оволодіння теоретичним матеріалом, і для роботи на лабораторному стенді. Для забезпечення самостійної підготовки до виконання та захисту лабораторних робіт студенти використовують підручники, довідники, навчальні та методичні посібники.

Методичні вказівки щодо виконання лабораторних робіт з навчальної дисципліни «Цифрова схемотехніка» охоплюють питання, що стасуються дискретної електроніки, зокрема схемотехнічної реалізації та роботи логічних елементів, тригерних пристроїв і лічильників імпульсів, а також принципу дії аналогових фільтрів та перетворювальних пристроїв. Без засвоєння обсягу знань щодо імпульсної електроніки неможливе ефективно подальше вивчення профільних дисциплін за даною спеціальністю.

Згідно з вимогами освітньо-професійної програми під час проведення лабораторних робіт студенти повинні набути

знання:

- ЗН2. Знання способів і методів навчання, методів самоосвіти, підвищення професійної кваліфікації у електроніці та споріднених галузях.
- ЗН3. Знання методів, способів і технологій збирання, контент-аналізу й обробки інформації з різних джерел.

– ЗН9. Знання основних властивостей провідникових, напівпровідникових, діелектричних та інших матеріалів електроніки.

– ЗН10. Знання про будову, принципи дії, основні характеристики, методи аналізу та синтезу компонентів і пристроїв електронної техніки.

– ЗН13. Знання основ аналогової схемотехніки, мікропроцесорної техніки, вимірювальних засобів, основ автоматизації процесів у технології, проектуванні та виробництві;

уміння:

– У2. Оцінювати предмет навчальної діяльності, визначати загальну мету і конкретні завдання, вибирати адекватні засоби їх розв'язання для досягнення результату, здійснювати необхідний самоконтроль, використовувати довідкову літературу і технічну документацію, розвивати та застосовувати у професійній діяльності свої творчі та організаційні здібності, організовувати робоче місце, планувати робочий час.

– У7. Вибирати компоненти та засоби електронної техніки для виконання заданих функцій; діагностувати працездатність та налагоджувати електронні пристрої та системи.

– У8. Розв'язувати завдання оптимізації, модифікації та оновлення технології та виробництва електронних пристроїв і систем; розрахунку, моделювання та проектування структури пристроїв електронної техніки.

– У10. Проводити випробування, експериментальні дослідження властивостей матеріалів, компонентів і пристроїв електронної техніки; проводити вимірювання параметрів матеріалів та компонентів електронної техніки, розроблення програм випробувань електронної техніки.

– У12. Оцінювати функціонування електронних приладів, пристроїв та систем, визначати відхилення від норми параметрів і режимів функціонування електронних пристроїв, здійснювати регулювання відповідних електронних приладів та пристроїв для досягнення нормальних режимів функціонування.

# ПЕРЕЛІК ЛАБОРАТОРНИХ РОБІТ

## Лабораторна робота № 1

### Тема. Активні фільтри

**Мета роботи:** ознайомлення з різновидами та принципами побудови активних фільтрів на базі операційних підсилювачів.

## 1 Короткі теоретичні відомості

### 1.1 Основні визначення

*Фільтр* – це електронний пристрій, який пропускає сигнали в певній смузі частот і пригнічує сигнали за межами цієї смуги.

*Пасивний фільтр* – містить виключно пасивні компоненти: резистори, котушки індуктивності й конденсатори.

*Активний фільтр* – містить разом з пасивними активні компоненти: транзистори або операційні підсилювачі.

*Фільтр нижніх частот (ФНЧ)* – фільтр, напруга на виході якого незмінна від нуля до частоти зрізу  $f_{зр}$ . Зі збільшенням частоти сигналу вище за  $f_{зр}$  амплітуда вихідної напруги зменшується.

*Фільтр верхніх частот (ФВЧ)* – фільтр, що зменшує вхідну напругу на всіх частотах, нижчих, ніж частота зрізу  $f_{зр}$ . Вище  $f_{зр}$  амплітуда напруги на виході фільтра постійна.

*Смуга пропускання* – діапазон частот, у якому сигнал проходить через фільтр (амплітуда сигналу не спотворюється).

*Смугові фільтри* – фільтри, які пропускають сигнали тільки в певній смузі частот і послаблюють усі сигнали за межами цієї смуги.

*Режекторні фільтри* – фільтри, які пропускають сигнали лише за межами певної смуги частот.

### 1.2 Прості фільтри нижніх і верхніх частот

На рис. 1 зображено схему простого пасивного RC-фільтра нижніх частот. Коефіцієнт передавання цього фільтра:

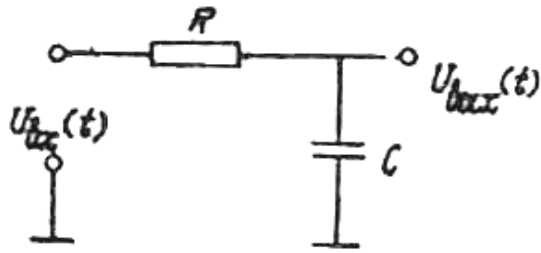


Рисунок 1 – Простий пасивний фільтр нижніх частот

$$K(j\omega) = \frac{U_{\text{вых}}(t)}{U_{\text{вх}}(t)} = \frac{1/j\omega C}{R + 1/j\omega C} = \frac{1}{1 + j\omega RC}. \quad (1)$$

Залежності модуля коефіцієнта передавання (АЧХ) і фази (ФЧХ) від частоти вхідного сигналу (рис. 2):

$$K(\omega) = |K(j\omega)| = \frac{1}{\sqrt{1 + \omega^2 R^2 C^2}}; \quad \varphi(\omega) = -\arctg(\omega RC). \quad (2)$$

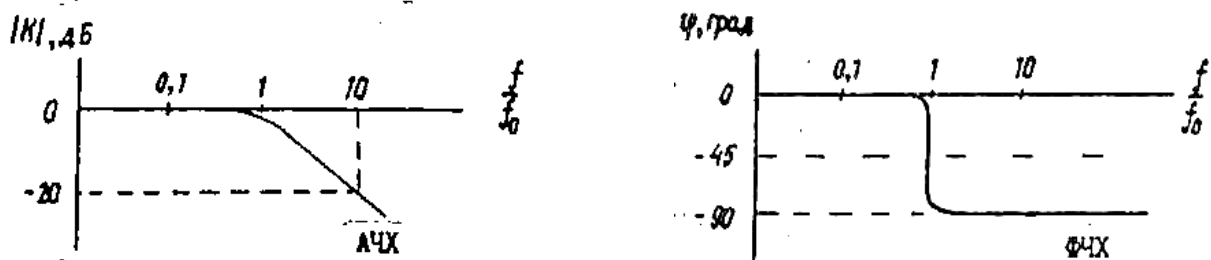


Рисунок 2 – Амплітудно-частотна та фазочастотна характеристики простого фільтр нижніх частот

Якщо  $|K| = 1/\sqrt{2} = 1/\sqrt{1 + \omega_0^2 R^2 C^2}$ , отримаємо вираз для частоти зрізу:

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi RC}.$$

Якщо у виразі (1) замінити  $j\omega$  на  $p$ , отримаємо:

$$K(p) = \frac{1}{1 + pRC}.$$

Позначивши  $P = pRC$  та  $f/f_0 = \Omega$ , отримаємо:

$$K(P) = 1/(1+P), \quad |K(j\omega)|^2 = 1/(1 + \Omega^2).$$

При  $\Omega \gg 1$ , тобто для випадку, коли частота вхідного сигналу  $f \gg f_0$ ,  $|K| = \frac{1}{\Omega}$ ,

що відповідає зниженню коефіцієнта передавання фільтра на 20 дБ за декаду.

Якщо необхідне більш швидке зменшення коефіцієнта передавання, вмикають  $n$  фільтрів НЧ послідовно. Передавальна функція такої системи має вигляд:

$$K(P) = \frac{1}{(1 + \alpha_1 P)(1 + \alpha_2 P)(1 + \alpha_3 P) \dots (1 + \alpha_n P)},$$

де  $\alpha_1, \alpha_2, \dots, \alpha_n$ , – дійсні позитивні коефіцієнти.

Передавальна функція будь-якого фільтра нижніх частот може бути подана в такому загальному вигляді:

$$K(P) = \frac{K_0}{\prod_i (1 + a_i P + b_i P^2)}. \quad (3)$$

Порядок фільтра  $n$  визначається максимальним ступенем  $P$  у виразі (3).

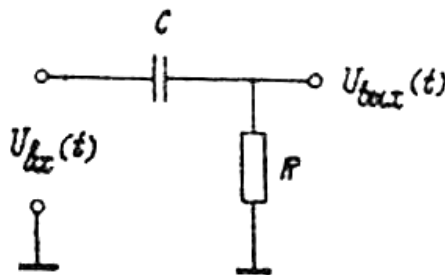


Рисунок 3 – Простий пасивний фільтр верхніх частот

Використовуючи логарифмічну шкалу, можна перейти від нижніх частот до верхніх (рис. 3, 4), дзеркально відобразивши АЧХ коефіцієнта передавання щодо частоти зрізу, тобто замінивши  $\Omega$  на  $1/\Omega$  або  $P$  на  $1/P$ . При цьому частота зрізу залишається без зміни, а  $K_0$  переходить у  $K_\infty$ . Із виразу (3) отримаємо:

$$K(P) = \frac{K_\infty}{\prod_i (1 + \frac{a_i}{P} + \frac{b_i}{P^2})}. \quad (4)$$

### 1.3 Активні фільтри нижніх частот і фільтри верхніх частот першого порядку

За виразом (3), що передавальна функція ФНЧ першого порядку в загальному випадку має вигляд:

$$K(P) = K_0 / (1 + a_1 P). \quad (5)$$



Властивості простого ФНЧ, зображеного на рис. 1, залежать від навантаження. Тому необхідно доповнити його перетворювачем повного опору, додавши йому функцію підсилення сигналу з коефіцієнтом  $K_0$ . Тоді отримаємо можливість вільно задавати значення коефіцієнта передавання. Відповідну схему наведено на рис. 5. Щоб отримати фільтр верхніх частот, необхідно у виразі (5) величину  $R$  замінити на  $1/R$ . У схемі для цього достатньо лише поміняти місцями  $R$  і  $C$ .

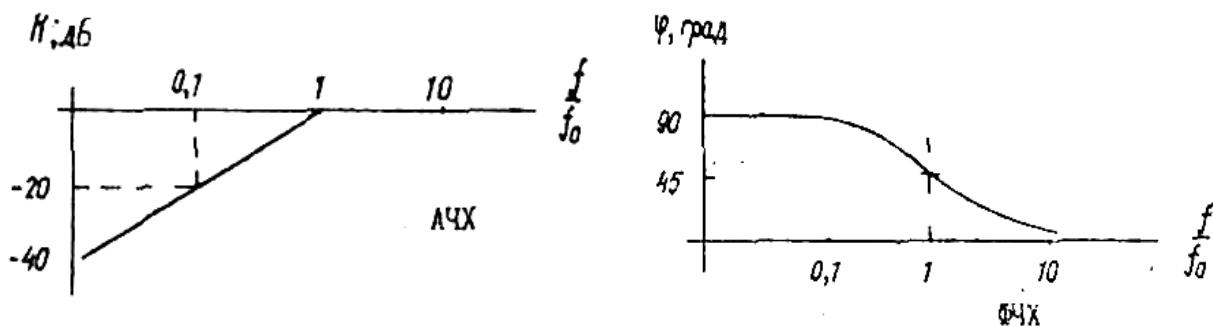


Рисунок 4 – Амплітудно-частотна та фазо-частотна характеристики простого фільтр верхніх частот

Щоб спростити схему фільтрів нижніх і верхніх частот, можна використовувати RC-ланцюг для зворотного зв'язку ОП. Побудований на такому принципі фільтр нижніх частот показано на рис. 5. Його передавальна функція має вигляд:

$$K(P) = -\frac{R_2 / R_1}{1 + 2\pi R_2 C_1 P f_0}$$

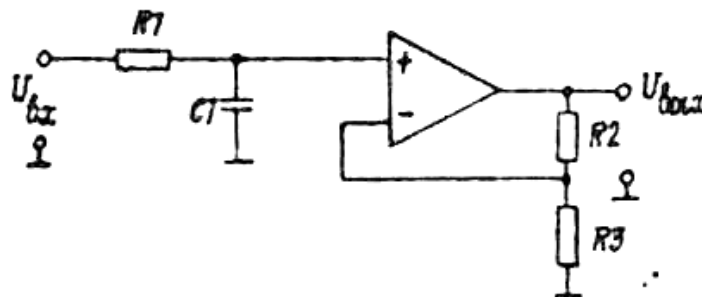


Рисунок 5 – Пасивний фільтр нижніх частот з перетворювачем повного опору на основі операційного підсилювача

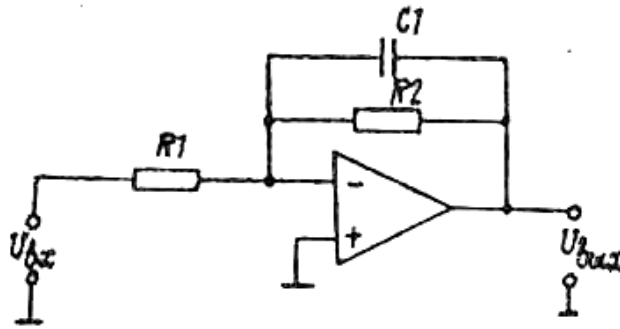


Рисунок 6 – Фільтр нижніх частот на основі операційного підсилювача із частотно-залежним від’ємним зворотним зв’язком

Для розрахунку схеми необхідно знати частоту зрізу  $f_0$ , коефіцієнт передавання постійного сигналу  $K_0$  та ємність конденсатора  $C_1$ . Приймаючи, що коефіцієнти отриманої передавальної функції дорівнюють коефіцієнтам виразу (5), отримаємо:

$$R_2 = a_1 / 2\pi f_0 C_1, \quad R_1 = -R_2 / K_0 .$$

На рис. 7 показано схему аналогічного фільтра верхніх частот. Його передавальна функція має вигляд:

$$K(P) = - \frac{R_2 / R_1}{1 + \frac{1}{\omega_0 R_1 C_1} \cdot \frac{1}{P}} .$$

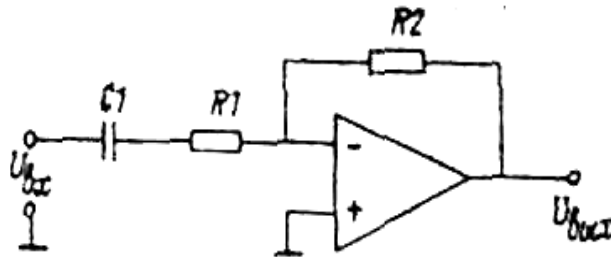


Рисунок 7 – Фільтр верхніх частот на основі операційного підсилювача із частотно-залежним від’ємним зворотним зв’язком

Приймаючи, що коефіцієнти передавальної функції дорівнюють коефіцієнтам виразу (4), отримаємо:

$$R_1 = 1 / 2\pi f_0 a_1 C_1, \quad R_2 = -R_1 K_\infty .$$

## 1.4 Фільтр нижніх частот і фільтр верхніх частот другого порядку

За виразом (3) запишемо в загальному вигляді передавальну функцію фільтра нижніх частот другого порядку:

$$K(P) = K_0 / (1 + a_1 P + b_1 P^2).$$

Активний фільтр може бути побудований на основі операційного підсилювача (ОП) з додатним зворотним зв'язком (ДЗЗ) – рис. 8. При цьому коефіцієнт посилення ОП повинен мати чітко визначену величину. Від'ємний зворотний зв'язок, сформований за допомогою подільника напруги  $R_3$ ,  $(\alpha-1)R_3$ , забезпечує коефіцієнт посилення, який дорівнює  $\alpha$ .

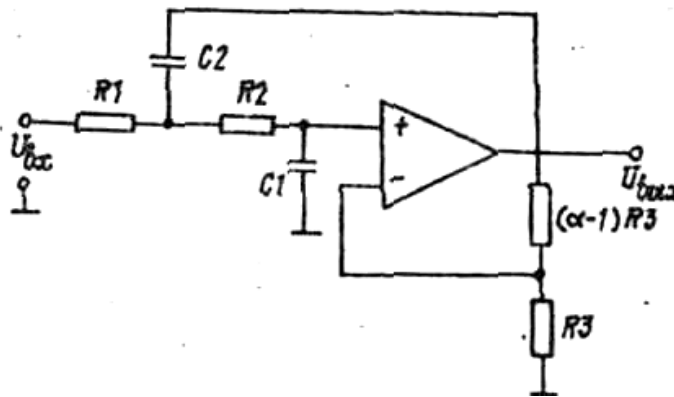


Рисунок 8 – Фільтр нижніх частот на основі операційного підсилювача з позитивним зворотним зв'язком

Додатний зворотний зв'язок зумовлений наявністю конденсатора  $C_2$ . Якщо вибрати  $R_1 = R_2 = R$ ,  $C_1 = C_2 = C$ , то передавальна функція фільтра матиме вигляд:

$$K(P) = \frac{\alpha}{1 + \omega_0 RC(3 - \alpha)P + (\omega_0 RC)^2 P^2}.$$

Звідси з урахуванням формули (6):

$$RC = \sqrt{B_1} / 2\pi f_0, \quad \alpha = K_0 = 3 - (\alpha_1 / \sqrt{B_1}) = 3 - (1/Q_1).$$

Помінявши місцями резистори і конденсатори, отримаємо ФВЧ другого порядку (рис. 9). Якщо взяти  $\alpha = 1$  та  $C_1 = C_2 = C$ , отримаємо такі розрахункові формули:

$$A_\infty = 1; \quad R_1 = 1/\pi f_0 C \alpha_1; \quad R_2 = \alpha_1 / 4\pi f_0 C b_1.$$

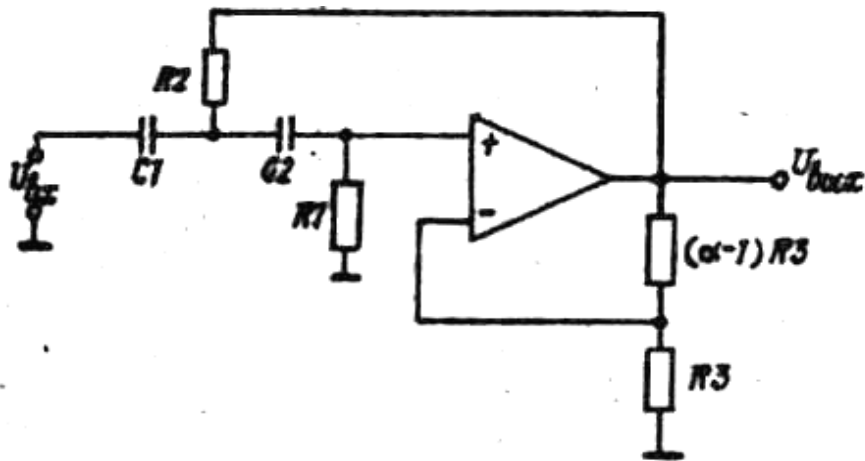


Рисунок 9 – Фільтр верхніх частот на основі операційного підсилювача з позитивним зворотним зв'язком

### 1.5 Смугові фільтри

Як видно з амплітудно-частотної характеристики (АЧХ) активного смугового фільтра (рис. 10–11), існує верхня  $f_{в.гр}$  і нижня  $f_{н.гр}$  граничні частоти, на яких коефіцієнт передавання фільтра дорівнює  $0,707K_0$ . Смуга частот між  $f_{н.гр}$  і  $f_{в.гр}$  є смугою пропускання:

$$\Delta f = f_{в.гр} - f_{н.гр} .$$

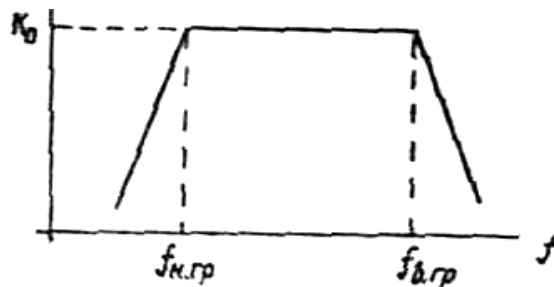


Рисунок 10 – Амплітудно-частотна характеристика смугового фільтра

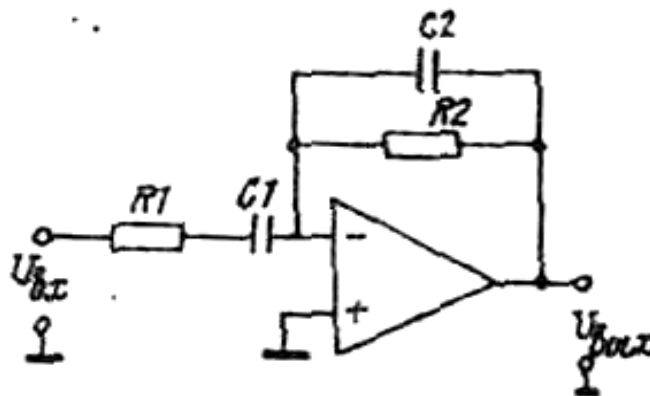


Рисунок 11 – Активний смуговий фільтр

Смугові фільтри поділяють на вузькосмугові та широкосмугові. Вузькосмуговим вважають фільтр, смуга пропускання якого не перевищує однієї десятої резонансної частоти ( $\Delta f < 0,1f_p$ ). Інакше ( $\Delta f > 0,1f_p$ ) фільтр є широкосмуговим. Відношення частоти резонансу до смуги пропускання називають добротністю схеми. Добротність  $Q$  характеризує вибірковість схеми:

$$Q = f_p / \Delta f_p.$$

Схема смугового фільтра (рис. 11) може бути розрахована із застосуванням таких співвідношень:

$$K(j\omega) = -\frac{R_2}{R_1} \cdot \frac{j\omega\tau_1}{(1 + j\omega\tau_2)(1 + j\omega\tau_1)} ; \quad \tau_1 = R_1 C_1; \quad f_{н.зр} = 1/2\pi\tau_1;$$

$$\tau_2 = R_2 C_2; \quad f_{в.зр} = 1/2\pi\tau_2.$$

### 1.6 Опис макета

Макет (рис. 12) містить набір резисторів, конденсаторів і операційних підсилювачів. Живлення операційних підсилювачів здійснюється від зовнішніх джерел, розташованих на стенді. Напруга живлення дорівнює  $\pm 12$  В. Застосовані у макеті операційні підсилювачі мають внутрішню схему корекції АЧХ, що забезпечує наявність одного полюса і нахил, що дорівнює  $-20$  дБ/дек.

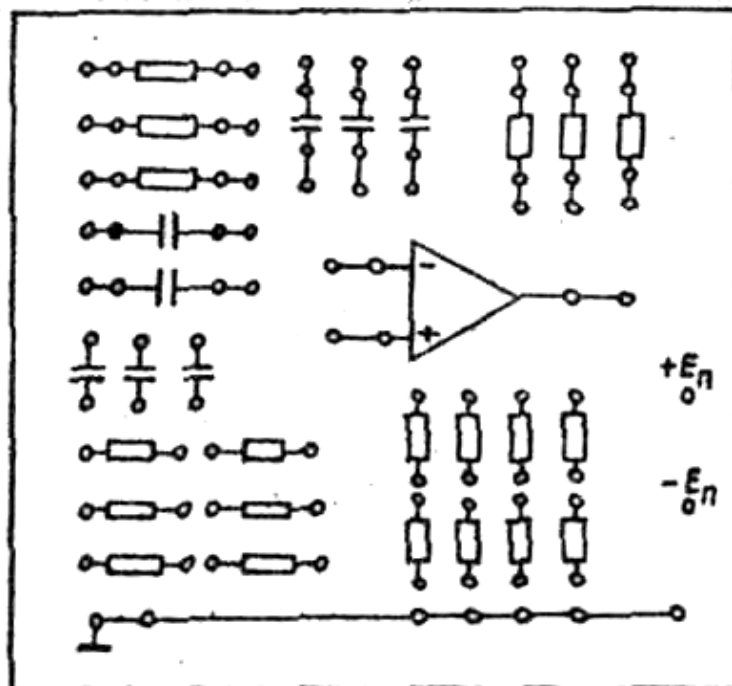


Рисунок 12 – Вигляд лицьової панелі макета

## 1.7 Прилади, які використовуються

У роботі застосовують прилади, що входять до складу стандартного лабораторного стенда:

- джерела живлення Б5-47/49;
- генератор гармонійних коливань Г4-117 (Г4-153);
- цифрові вольтметри.

## 2 Порядок виконання роботи

1. Розрахувати частоту зрізу  $f_0$  простого пасивного ФНЧ першого порядку, самостійно вибравши номінали  $R$  і  $C$ . Побудувати АЧХ фільтра.

2. Розрахувати максимальний коефіцієнт передавання  $K_0$  і частоту зрізу  $f_0$  активного ФНЧ першого порядку за схемою рис. 5. Номінали  $R$  і  $C$  вибрати. Побудувати АЧХ.

3. Розрахувати максимальний коефіцієнт передавання активного смугового фільтра, для схеми на рис. 11, а також  $f_{н.гр}$ ,  $f_{в.гр}$ . Побудувати АЧХ.

### 2.1 Дослідження фільтр нижніх частот і фільтр верхніх частот першого і другого порядків

1. Скласти схему простого пасивного ФНЧ відповідно до рис. 1. Номінали  $R$  і  $C$  вибрати відповідно до п. 2, п/п.1. Виміряти АЧХ.

2. Скласти схему пасивного ФВЧ, зображеного на рис. 3. Номінали  $R$  і  $C$ , вибрати довільно. Виміряти АЧХ.

3. Скласти схему активного ФНЧ першого порядку відповідно до параметрів у п. 2, п/п 2. Виміряти АЧХ.

4. Скласти схему активного ФНЧ другого порядку відповідно до схеми рис. 8. Вибираючи номінали урахувати співвідношення, наведені в теоретичному вступі. Виміряти АЧХ.

5. Скласти схему активного смугового фільтра за рис. 11. Виміряти АЧХ.

## 3 Зміст звіту:

- назва роботи;
- мета роботи;
- схеми вимірювань АЧХ;

- розрахункові параметри і графіки, отримані під час підготовки до роботи;
- експериментальні характеристики, отримані в результаті виконання робочого завдання.

#### **4 Контрольні питання**

1. Надайте визначення аналогових фільтрів.
2. Які види фільтрів вам відомі? Для чого вони призначені?
3. Опишіть принцип дії фільтра нижніх частот, фільтра верхніх частот та смугового фільтра. Що таке смуга пропускання?
4. Чим вирізняються активні та пасивні фільтри?
5. Нарисуйте асимптотичні діаграми пасивних і активних фільтрів першого та другого порядків.
6. Що таке добротність і загасання смугового фільтра?
7. Нарисуйте схеми простих активних RC- фільтрів і опишіть їх.
8. Охарактеризуйте фільтри критичного загасання Баттерворта, Бесселя, Чебишева.
9. Нарисуйте структури Саллена і Кея, доведіть дуалізм цих структур.

**Література:** [6, с. 25–38, 122–129, 252–257, 11, с. 5–11].

#### **Лабораторна робота № 2**

**Тема.** Дослідження логічних елементів та імпульсних схем

**Мета роботи:** поглиблене вивчення принципів роботи, характеристик, основних параметрів та експериментальні дослідження логічних елементів.

##### **1 Короткі теоретичні відомості**

Транзисторно-транзисторні логічні елементи ТТЛ і ТТЛШ складають основу декількох широко розповсюджених серій цифрових мікросхем.

Розглянемо базову схему логічного елемента ТТЛ (рис. 13). Вона містить на своєму вході багатоємітєрний транзистор VT1, інвертор на транзисторі VT2 і двотактний вихідний каскад на транзисторах VT3 і VT4. Діоди VD1 і VD2 потрібні для вимкнення від'ємної напруги на входах мікросхеми. Діод VD3 призначений для компенсації спаду напруги на насиченому транзисторі VT2,

яка надходить на вхід закритого транзистора VT3, відкриваючи його і погіршуючи унаслідок цього надійність роботи вихідного каскаду. Увімкнення діода підвищує поріг спрацьовування транзистора VT2 і впливає на значення порогової напруги діода, тим самим забезпечуючи надійне запирання транзистора VT3.

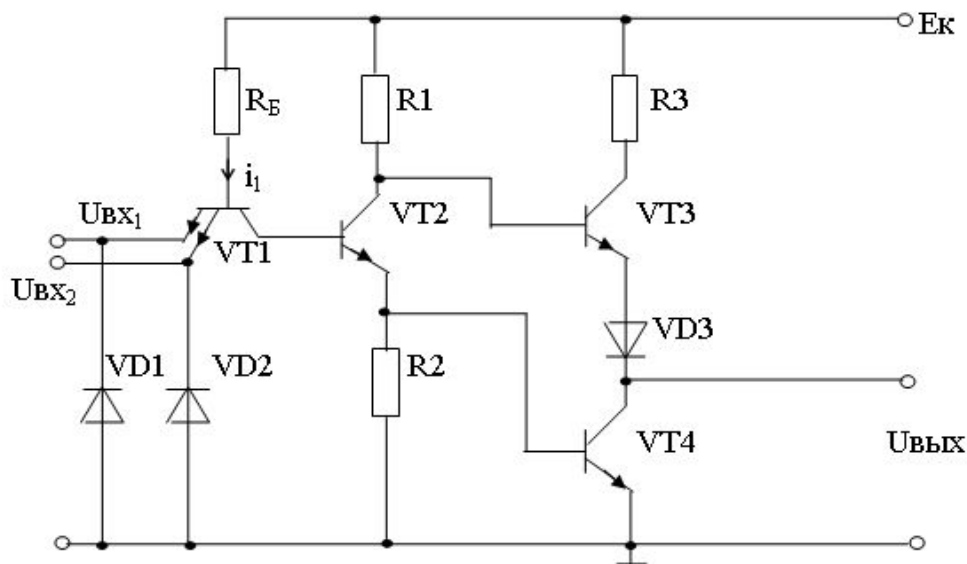


Рисунок 13 – Схема логічного елемента І-НІ ТТЛ-серії

Якщо хоча б на одному із входів ( $U_{BX1}$  або  $U_{BX2}$ ) з'являється логічний нуль  $U_{BX}^0$ , тобто напруга низького рівня, яка не перевищує рівень деякого порогу  $U_{пор}^1$ , відповідний емітерний перехід багатоемітерного транзистора VT1 відкривається, і струм  $i_1$  тече через нього. При цьому напруга на базі транзистора VT2 менша, ніж поріг його відкриття, і VT2 закритий. Унаслідок цього закритий і транзистор VT4, а транзистор VT3 працює як емітерний повторювач. Напруга джерела живлення через відкритий транзистор VT3, діод VD3 і резистори R1 і R3 підключають до виходу, забезпечуючи високий рівень вихідної напруги  $U_{вих}^1$ , що відповідає логічній одиниці. Водночас в ланцюзі входу, на якому діє напруга низького рівня, послідовно увімкнені перехід емітер-база відкритого транзистора VT1, опір  $R_B$  і джерело живлення. Якщо на обидва входи мікросхеми подана напруга високого рівня  $U_{BX}^1$ , більша, ніж  $U_{пор}^1$ , то транзистор VT1 працює в інверсному увімкненні, оскільки його емітерна напруга має більший позитивний потенціал, ніж колекторна, яка дорівнює сумі



напруги на переходах емітер-база відкритих транзисторів VT2 і VT4. Транзистор VT3 закритий, і на виході забезпечується низький рівень напруги  $U^0_{\text{вих}}$ , що відповідає логічному нулю. У вхідних ланцюгах мікросхеми тече малий струм  $I^1_{\text{вх}}$ , який у практичних розрахунках не враховується. Отже, ця мікросхема виконує логічну функцію І-НІ. Якщо вимкнути взаємоінверсний стан входів, який найпростіше здійснюється їх об'єднанням, то мікросхема виконує функцію одноходового інвертора.

Вхідна характеристика логічного елемента (рис. 14) має три чітко розподільні ділянки. Ділянка 1 відповідає стану схеми, у якому струм  $i_1$  тече через емітерні переходи транзистора VT1, а транзистор VT2 закритий. Ділянка 2 відповідає відмиканню транзистора VT2, при цьому струм  $i_1$  тече у ланцюг бази транзистора VT2. Ділянка 3 вхідної характеристики відповідає закритому емітерному переходу транзистора VT1.

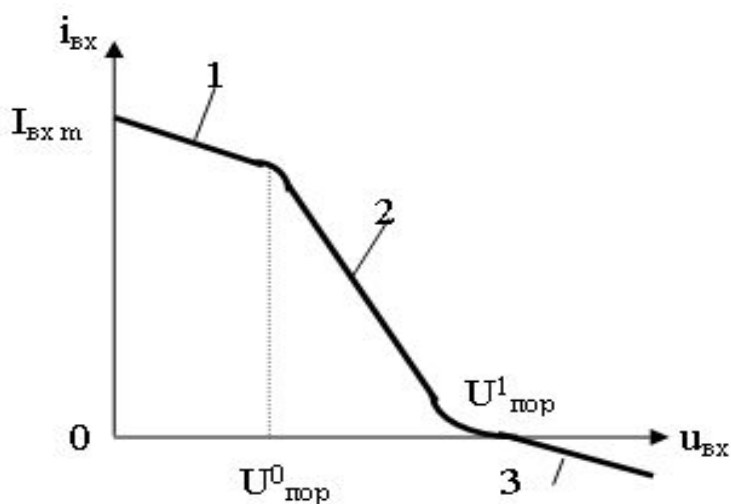


Рисунок 14 – Вхідна вольт-амперна характеристика логічного елемента І-НІ ТТЛ-серії

Амплітудна характеристика елемента ТТЛ (рис. 15) має чотири ділянки, яким відповідають такі стани:

- 1, 2 – транзистор VT3 відкритий, транзистор VT4 закритий;
- 3 – транзистори VT3 і VT4 відкриті;
- 4 – транзистор VT3 закритий, транзистор VT4 відкритий.

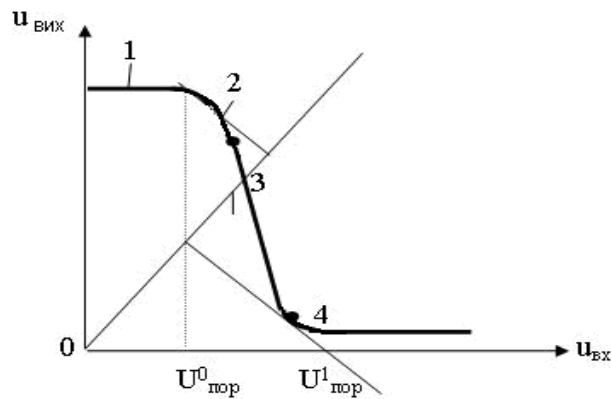


Рисунок 15 – Амплітудна характеристика логічного елемента І-НІ ТТЛ-серії

На ділянці 3 амплітудної характеристики всі транзистори відкриті, при цьому елемент споживає найбільшу потужність. Робота в такому режимі допускається тільки під час перехідних процесів. Точки  $U^0_{пор}$  і  $U^1_{пор}$ , відповідають сигналам помилки нуля  $U^0_{пом}$  та одиниці  $U^1_{пом}$ , визначаються на амплітудній характеристиці елемента як точки дотичних, проведених під кутом  $45^\circ$ , що відповідає коефіцієнту передавання в цих точках, який дорівнює одиниці.

За статичними характеристиками можна визначити основні параметри ЛЕ:

$U^1_{вих}$ ,  $U^0_{вих}$  – вихідна напруга логічної одиниці та логічного нуля;

$K_{раз}$  – коефіцієнт розгалуження, дорівнює максимальному числу входів інших елементів, які можуть бути підключені до входу даного;

$U^0_{пор}$ ,  $U^1_{пор}$  – порогові рівні логічного нуля і логічної одиниці;

$\Delta^0_{п} = U^0_{пор} - U^0_{вих\ max}$  и  $\Delta^1_{п} = U^1_{вих\ max} - U^1_{пор}$  – запаси завадостійкості під час передавання нуля та одиниці;

$R^1_{вих}$ ,  $R^0_{вих}$  – вихідні опори відкритого і закритого елементів.

Параметри  $U^0_{вих}$ ,  $U^1_{вих}$ ,  $U^0_{пор}$ ,  $U^1_{пор}$  можна визначити за характеристикою  $U_{вих} = f(U_{вх})$ , яка наведена вище. Значення  $R^0_{вих}$ ,  $R^1_{вих}$  визначають за вихідними характеристиками:

$$R^0_{вих} = \frac{U^0_{вих}(5) - U^0_{вих}(0)}{I^0_{вих}(5)}; \quad R^1_{вих} = \frac{U^0_{вих}(0) - U^1_{вих}(5)}{I^0_{вих}(5)},$$

де  $U_{\text{вих}}^0$  (5) і  $U_{\text{вих}}^1(0)$  – значення вихідної напруги низького рівня при  $I_{\text{вих}}^0 = 0$  і високого рівня при  $I_{\text{вих}}^0 = 5 I_{\text{вх max}}$ .

Динамічні властивості логічних елементів характеризуються часом затримок  $t_{\text{зд.р.}}^{01}$ ,  $t_{\text{зд.р.}}^{10}$ :

$$t_{\text{зд.р.ср}} = 0,5 (t_{\text{зд.р.}}^{01} + t_{\text{зд.р.}}^{10}),$$

які визначають за осцилограмами вхідних і вихідних імпульсів (рис. 16).

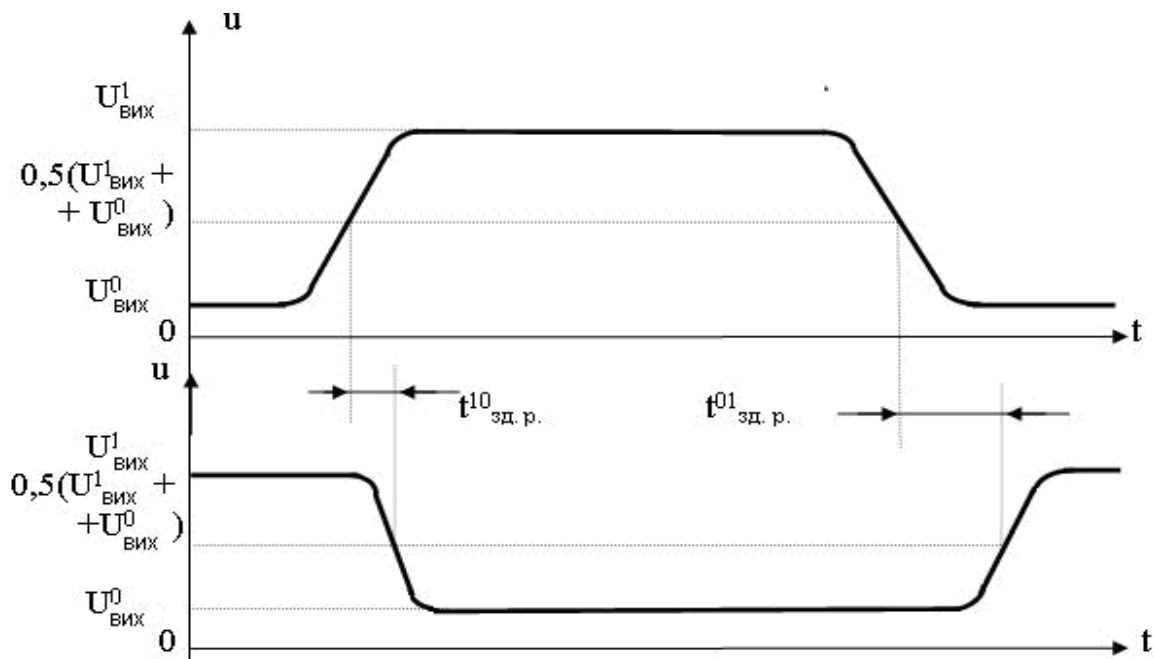


Рисунок 16 – Визначення динамічних властивостей ЛЕ

## 2 Порядок виконання роботи

1. Увімкнути і підготувати до роботи осцилограф.
2. Підготовка стенда ЭС21 до роботи.

Установіть органи керування стенда в початкове положення:

- тумблер «СЕТЬ» – вимкнений;
- ручку « $U_{\text{вх}}$ » – у крайнє ліве положення (стрілка приладу « $U_{\text{вх}}$ » повинна знаходитися в нульовому положенні);
- обидва тумблери «УРОВЕНЬ ЛОГИЧЕСКИЙ» – у нижнє положення;
- тумблер «СЧЕТ - УСТ. 0» – у нижнє положення;
- перемикачі «ЛОГИКА», «ТРИГГЕРЫ», «СЧЕТЧИКИ» – у положення «0».

## 2.1 Дослідження логічних елементів І-НІ, АБО-НІ

1. Підготувати стенд до вимірювань:

а) увімкніть тумблер «СЕТЬ»;

б) установіть змінну панель 1 на стенд ЭС21 і закріпіть її двома невинуватими гвинтами, унаслідок чого засвітиться лампочка «1» індикації;

в) перемикач «ЛОГИКА» установіть у положення «1».

2. Зняти передавальну характеристику  $U_{вих} = f(U_{вх})$  базового логічного елемента (ЛЕ) І-НЕ під час роботи без навантаження та з навантаженням:

а) з'єднати між собою входи ЛЕ за допомогою перемички зі штепселями (рознімання «ВХІД 1» і «ВХІД 2»);

б) з'єднайте проводом рознімання «U<sub>вх</sub>» з розніманням «ВХІД 1»;

в) з'єднайте проводом рознімання «ВИХІД 1» з розніманням «U<sub>вих</sub>»;

г) змінюючи вхідну напругу потенціометром «U<sub>вх</sub>», визначте 5–6 значень U<sub>вих</sub> і запишіть дані до табл. 1. Вхідна і вихідна напруга контролюється вольтметрами «U<sub>вх</sub>» і «U<sub>вих</sub>», розташованими на передній панелі;

д) по черзі підключаючи навантаження до виходу ЛЕ (рознімання «НАГРУЗКА 1; 2; 3»), повторіть попередній пункт. Дані занесіть до табл. 1.

Таблиця 1

|  | без навантаження |                  | К розг.=5       |                  | К розг.=10      |                  | К розг.=50      |                  |
|--|------------------|------------------|-----------------|------------------|-----------------|------------------|-----------------|------------------|
|  | U <sub>вх</sub>  | U <sub>вих</sub> | U <sub>вх</sub> | U <sub>вих</sub> | U <sub>вх</sub> | U <sub>вих</sub> | U <sub>вх</sub> | U <sub>вих</sub> |
|  |                  |                  |                 |                  |                 |                  |                 |                  |
|  |                  |                  |                 |                  |                 |                  |                 |                  |
|  |                  |                  |                 |                  |                 |                  |                 |                  |
|  |                  |                  |                 |                  |                 |                  |                 |                  |
|  |                  |                  |                 |                  |                 |                  |                 |                  |
|  |                  |                  |                 |                  |                 |                  |                 |                  |

Примітка: навантаження еквівалентне увімкненню 5, 10 і 50 стандартних ТТЛ входів, тобто коефіцієнт розгалуження  $K_{розг.} = 5; 10; 50$ .

3. Визначте таблицю істинності для логічного елемента І-НІ: тумблерами «УРОВЕНЬ ЛОГИЧЕСКИЙ» задайте різні значення вхідних сигналів (переберіть усі можливі комбінації на входах ЛЕ), фіксуючи логічні рівні на виході досліджуваного ЛЕ.

4. Зняти осцилограми на виході ЛЕ І-НІ:

а) з'єднати входи досліджуваної схеми (досліджуваного ЛЕ) за допомогою проводів з розніманнями «10 кГц»; «1 кГц» на стенді;

б) до входів каналу І і ІІ осцилографа відповідно підключіть «ВХІД» і «ВИХІД» досліджуваного логічного елемента;

в) знімаючи осцилограми, добийтеся збігу фаз сигналів, установивши перемикачі виду синхронізації «ВНУТР. 1».

5. Зняти амплітудну характеристику  $U_{вих} = f(U_{вх})$  базового логічного елемента АБО-НІ під час роботи без навантаження і з навантаженням:

а) з'єднати між собою входи ЛЕ з'єднувальним проводом зі штепселями (рознімання «ВХІД 4» і «ВХІД 5»);

б) подайте за допомогою провода сигнал з рознімання « $U_{вх}$ » на рознімання «ВХІД 4»;

в) подайте за допомогою провода сигнал з рознімання «ВИХІД 4» на рознімання « $U_{вих}$ »;

г) змінюючи вхідну напругу за допомогою потенціометра « $U_{вх}$ », визначте 5–6 значень  $U_{вих}$  і запишіть отримані дані до табл. 2, аналогічної до табл. 1. Вхідна і вихідна напруга контролюється за вольтметрами « $U_{вх}$ » і « $U_{вих}$ », розташованими на передній панелі;

д) по черзі підключаючи навантаження до виходу ЛЕ (рознімання «НАГРУЗКА 1; 2; 3»), повторіть попередній пункт. Дані занесіть до табл. 2, аналогу таблиці 1.

4.1. Виконайте п. 3–4 для логічного елемента АБО-НІ.

## **2.2 Дослідження елементів, що виконують логічні операції І, НІ, АБО**

1. Підготувати стенд до вимірювань:

а) установіть змінну панель 2 на стенд ЭС21 та закріпіть її двома невинуватими гвинтами, унаслідок чого загориться лампочка індикації «2»;

б) перемикач «ЛОГІКА» установіть у положення «2».

2. Виконайте п. 2.1 п/п. 2–4 для логічного елемента І. Результати досліджень занесіть до табл. 3 (аналогічної табл. 1).

3. Виконайте п. 2.1 п/п. 2–4 для логічного елемента НІ, використовуючи на стенді рознімання «ВХІД 3» і «ВИХІД 2». Результати досліджень занесіть до табл. 4 (аналогічної табл. 1).

4. Виконайте п. 2.1 п/п. 2–4 для логічного елемента АБО, використовуючи на стенді роз'єми «ВХІД 4», «ВХІД 5» і «ВИХІД 5». Результати досліджень занесіть до табл. 5 (аналогічної табл. 1).

### **3 Зміст звіту**

1. Найменування і мета роботи.
2. Схема кожного з досліджуваних ЛЕ (УГП).
3. Таблиці істинності для кожного ЛЕ.
4. За даними табл. 1 та аналогічних їй побудувати передатні характеристики для кожного ЛЕ (осі абсцис відповідає  $U_{вх}$ , осі ординат –  $U_{вих}$ ). Для кожного ЛЕ сімейство характеристик будувати в одній системі координат.
5. Суміщені осцилограми вхідних і вихідних сигналів для кожного ЛЕ.

### **4 Контрольні питання**

1. Чим характеризується здатність навантаження логічного елемента?
2. Що таке  $K_{розг}$  (коефіцієнт розгалуження) та  $K_{об}$  (коефіцієнт об'єднання)?
3. На які групи поділяють основні параметри логічного елемента?
4. Динамічні параметри логічного елемента.
5. Статичні параметри логічного елемента.
6. Інтегральні параметри логічного елемента.
7. Як визначають затримку комбінаційної схеми?
8. Як визначають споживну потужність та потужність переходу ЛЕ?
9. Які серії ІМС ТТЛ вам відомі?
10. Схема базового логічного елемента 155 серії.
11. Що характеризує функція  $U_{вих} = f(U_{вх})$ ?
12. Вхідні характеристики логічного елемента.
13. Вихідні характеристики логічного елемента.
14. Правило Де-Моргана у булевій алгебрі.
15. Основні закони і тотожність булевої алгебри.

16. Серії (типи) логічних мікросхем (ТТЛ, ДТЛ, ЕСТЛ, МДП, КМДП).

**Література:** [2, с. 78–86, 136–159, 3, с. 30–42, 56–87, 6, с. 164–177, 7, с. 6–21, 8, с. 175–197, 10, с. 5–33].

### **Лабораторна робота № 3**

#### **Тема. Дослідження тригерів і тригерних пристроїв**

**Мета роботи:** вивчення принципів роботи, методів розрахунку і синтезу тригерів і тригерних пристроїв, виконаних на дискретних елементах, логічних елементах та у вигляді окремих мікросхем, набуття навичок реалізації тригерів і тригерних пристроїв на реальних елементах та перевірки працездатності схеми.

#### **1 Короткі теоретичні відомості**

*Тригер* – це логічний пристрій, здатний по черзі знаходитися в одному з двох тривало стійких станів і водночас зберігати 1 біт даних. Причина, через яку він переходить до одного зі стійких станів, полягає в обов'язковій нестійкості його середнього (проміжного) положення. Стан, що встановлюється після підключення до джерела живлення, не може бути наперед визначений. Для визначеності стану тригера (запису даних) на його інформаційні входи необхідно подавати відповідні сигнали. При цьому може використовуватися статичний запуск рівнями напруги, імпульсний запуск короткими імпульсами, запуск тільки одним, позитивним або негативним перепадом імпульсу, запуск повним тактовим імпульсом, коли використовуються його фронт і зріз. Відомі тригери з подаванням запускового перепаду через конденсатор, тобто імпульсний запуск тільки за заданою змінною тактовою послідовністю.

Тригер можна використовувати для зберігання та обробки двійкової інформації, для поділу частоти і рахунку кількості імпульсів і т. д.

Тригер у поєднанні зі схемою керування складає пристрій тригера, у якому сам тригер виконує функцію бістабільного елемента пам'яті (елемент ЗЕ, що

запам'ятовує), а схема керування (СУ) переводить інформацію, що надходить, у комбінацію вхідних сигналів, які визначають стан тригера.

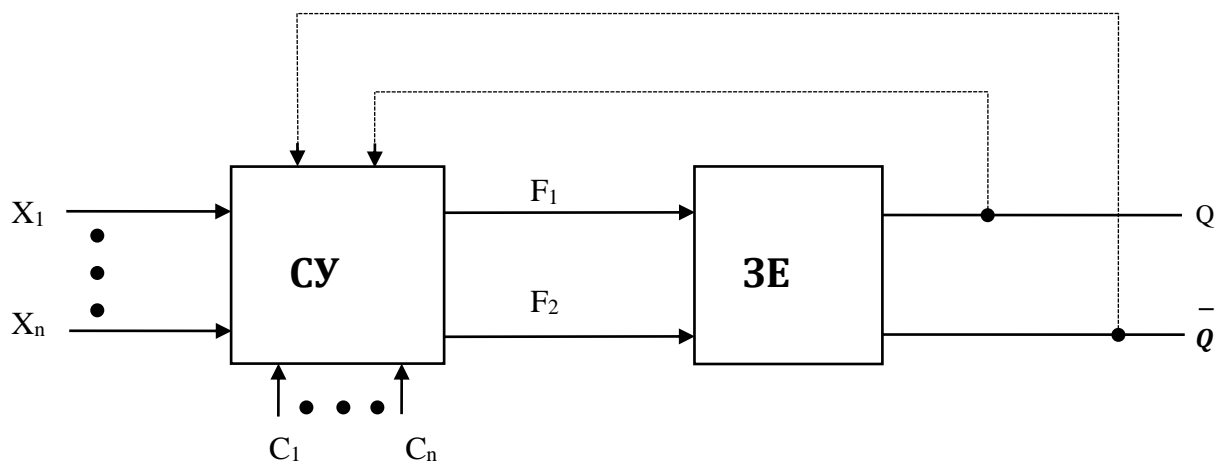


Рисунок 17 – Структурна схема пристрою тригера

Символами  $X_1 \dots X_n$  позначені інформаційні входи тригерного пристрою;

$C_1 \dots C_n$  – тактуючі входи;

$Q$  і  $\bar{Q}$  – прямий та інверсний виходи;

$f_1$  і  $f_2$  – функції збудження ЗЕ.

Залежно від різновиду тригерних пристроїв можливі більш простіші варіанти схем, коли, наприклад, відсутній СУ, немає тактувальних входів і т. д. Часто незалежно від наявності СУ тригерні пристрої називають просто тригерами.

Залежно від способу запису інформації тригерні пристрої розподіляють на асинхронні та синхронні (тактовані).

В *асинхронних тригерах* запис інформації здійснюється в довільні моменти часу безпосередньо під час подавання сигналів на інформаційні входи.

*Синхронні тригери* мають разом з інформаційними входами додатковий вхід  $C$ , на який надходить тактовий сигнал. Синхронний тригер може керуватися рівнем, фронтом або зрізом тактового імпульсу на вході  $C$ .

Входи тригера, по яких він перемикається фронтом або зрізом імпульсу, називають *динамічними*.



Якщо тригер перемикається рівнем вхідного сигналу, то такий вхід називають *статичним*.

Інформаційні входи, що керують, зазвичай позначають так:

S – вхід установки в положення 1;

R – вхід установки в положення 0;

T – рахунковий вхід;

D – інформаційний вхід для установки в положення 1 або 0;

V – вхід, що керує, вирішує зміну положення тригера;

J – вхід перемикавання з положення 0 у положення 1;

K – вхід перемикавання з положення 1 у положення 0.

Виходи тригера позначають символами Q і  $P = Q$ . Зазвичай усі тригери мають два виходи, тобто працюють з парафазними виходами. Проте можуть бути однофазні (з одним виходом).

Залежно від розподілу етапів запису інформації та виведення її на виходи тригери поділяють на одноступеневі та двоступеневі (тригери із затримкою).

В *одноступеневих тригерах* процес запису інформації та передавання її на виходи не розділені у часі. Унаслідок зміни стану тригера інформація майже миттєво (з урахуванням швидкодії його складових елементів) з'являється на виході.

*Двоступеневі тригери* працюють у два етапи. Спочатку відбувається запис інформації до тригера, а стан виходів не змінюється. Потім вхідні ланцюги закриваються, відключаючи інформаційні сигнали від тригера, і відбувається передавання записаної інформації на вихід. Отже, запис і зчитування інформації розділені у часі. Такий принцип застосовують у схемах, де тригери з'єднуються один з одним послідовно, переважно в лічильниках і регістрах, тому їх також називають тригерами рахункових і регістрових схем. При позначенні двоступеневих тригерів може бути використаний у записах символ t (наприклад, RSt-тригер, на відміну від позначення одноступеневого RS), а у схемах символ TT, на відміну від символу T в одноступеневих.

Кількість різних типів тригерів визначається числом входів і можливими станами виходів ( $Q, \bar{Q}, 1, 0, \emptyset$ ). Проте на практиці використовують обмежений набір типів тригерних пристроїв, до основних з яких належать D, T, RS, JK, DV, RST, E, R, S і деякі інші.

Принцип роботи того або іншого типу тригера вирізняється станами інформаційних виходів за однакових станів інформаційних входів і задається у вигляді словесного опису або таблиці відповідності.

Таблиця 2 – Таблиця відповідності для одновходових тригерів T і D

| ВХІД | ВИХІД $Q_t$     |   |
|------|-----------------|---|
|      | T               | D |
| 0    | $Q_{t-1}$       | 0 |
| 1    | $\bar{Q}_{t-1}$ | 1 |

Таблиця 3 – Таблиця відповідності двовходових тригерів RS, JK, R, S, E

| ВХІД |      | ВИХІД $Q_t$ |                 |           |           |           |
|------|------|-------------|-----------------|-----------|-----------|-----------|
| S(J) | R(K) | RS-тригер   | JK-тригер       | R-тригер  | S-тригер  | E-тригер  |
| 0    | 0    | $Q_{t-1}$   | $Q_{t-1}$       | $Q_{t-1}$ | $Q_{t-1}$ | $Q_{t-1}$ |
| 0    | 1    | 0           | 0               | 0         | 0         | 0         |
| 1    | 0    | 1           | 1               | 1         | 1         | 1         |
| 1    | 1    | $\emptyset$ | $\bar{Q}_{t-1}$ | 0         | 1         | $Q_{t-1}$ |

Технічна реалізація тригерів також різноманітна. Тригери можуть будуватися на дискретних елементах, на різних модифікаціях логічних мікросхем, або у вигляді окремої мікросхеми, в одному корпусі якої можуть знаходитися один або декілька тригерів.

## 2 Порядок виконання роботи

1. Увімкнути і підготувати осцилограф до роботи.
2. Підготовка стенда ЭС21 до роботи:
  - тумблер «СЕТЬ» – вимкнений;
  - ручку «Uвх» – у крайнє ліве положення, при цьому стрілка вольтметра «Uвх» повинна знаходитися в нульовому положенні;

- обидва тумблери «УРОВЕНЬ ЛОГИЧЕСКИЙ» – у нижнє положення;
- тумблер «СЧЕТ - УСТ. 0» – у нижнє положення;
- перемикачі «ЛОГИКА», «ТРИГГЕРЫ», «СЧЕТЧИКИ» – у положення 0.

## **2.1 Дослідження тригера, виконаного на логічних елементах І-НІ**

1. Підготувати стенд до вимірювань таким чином:

а) увімкніть тумблер «СЕТЬ»;

б) установіть змінну плату № 3 на лицьову панель стенда та закріпіть її двома невинпадними гвинтами, при цьому засвітиться лампочка «3» індикації;

в) перемикач «ТРИГЕРИ» установіть у положення «3».

2. Виконайте наступні операції:

а) подайте за допомогою проводів сигнали з рознімання «УРОВЕНЬ ЛОГИЧЕСКИЙ» на рознімання «ВХІД» і «ВХІД 4»;

б) подайте за допомогою провора сигнал з рознімання «ВИХІД 2» на рознімання  $U_{вих}$ ;

в) тумблерами «УРОВЕНЬ ЛОГИЧЕСКИЙ» задайте різні значення вхідних сигналів, переберіть усі можливі комбінації на входах тригера, фіксуючи при цьому логічні рівні на входах і виходах досліджуваного елемента. Складіть таблицю істинності.

*Примітка: комбінація вхідних сигналів  $U_{вх1} = U_{вх2} = 0$ , є забороненою, оскільки RS-тригер опиниться в невизначеному стані.*

## **2.2 Дослідження JK- і D- тригерів, виконаних на інтегральних мікросхемах**

1. Підготувати стенд до вимірювань таким чином:

а) зніміть змінну плату № 3;

б) установіть змінну плату № 4 на лицьову панель стенда й закріпіть її двома невинпадними гвинтами, унаслідок чого засвітиться лампочка «4» індикації;

в) перемикач «ТРИГЕРИ» установіть у положення «4»;

2. Дослідіть JK-тригер типу К155ТВ1:

а) подайте за допомогою проводів сигнал у вигляді послідовності

прямокутних імпульсів з одного з рознімання «ГЕНЕРАТОР ІМПУЛЬСІВ» (наприклад, 100 Гц) на рознімання «ВХІД 3»;

б) подайте за допомогою проводів сигнали на входи J і K тригера (рознімання «ВХІД 2» і «ВХІД 4») з рознімання  $U_{вх}$  регульованого джерела постійної напруги. За вольтметром  $U_{вх}$  установіть 2,4 В (логічна «1»);

в) подайте за допомогою проводу сигнал з рознімання (під лівим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи S JK- і D- тригерів на рознімання «ВХІД 1»;

г) подайте за допомогою проводу сигнал з рознімань (під правим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи R JK- і D- тригерів на рознімання «ВХІД 5»;

д) тумблерами «УРОВЕНЬ ЛОГИЧЕСКИЙ» задавайте різні значення вхідних сигналів. Побудуйте часові діаграми.

*Примітка: для контролю вихідної напруги до рознімань «ВИХІД 1» і «ВИХІД 2» підключіть електронний осцилограф.*

е) подайте за допомогою проводів сигнали на входи R і S тригера (рознімання «ВХІД 1» і «ВХІД 5») з рознімання  $U_{вх}$  регульованого джерела постійної напруги. За вольтметром  $U_{вх}$  установіть 2,4 В (логічна «1»);

ж) подайте за допомогою проводу сигнал з рознімання (під лівим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи J JK-тригера на рознімання «ВХІД 1»;

з) подайте за допомогою проводу сигнал з рознімання (під правим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи K JK- тригера на рознімання «ВХІД 4»;

к) тумблерами «УРОВЕНЬ ЛОГИЧЕСКИЙ» задавайте різні значення вхідних сигналів. Побудуйте часові діаграми.

*Примітка: для контролю вихідної напруги до рознімань «ВИХІД 1» і «ВИХІД 2» підключіть електронний осцилограф.*

### 3. Дослідіть D-тригер типу K155TM2:

а) подайте за допомогою проводів сигнал у вигляді послідовності

прямокутних імпульсів з одного з рознімань «ГЕНЕРАТОР ІМПУЛЬСІВ» (наприклад, 100 Гц) на рознімання «ВХІД 3»;

б) подайте за допомогою проводу сигнал з рознімання (під лівим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на вхід D D-тригера на рознімання «ВХІД 1»;

в) подайте за допомогою проводу сигнал з рознімання (під правим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на вхід R D-тригера на рознімання «ВХІД 4»;

г) тумблерами «УРОВЕНЬ ЛОГИЧЕСКИЙ» задайте різні значення вхідних сигналів. Побудуйте часові діаграми.

*Примітка: для контролю вихідної напруги до рознімань «ВИХІД 3» і «ВИХІД 4» підключіть електронний осцилограф.*

### **3 Зміст звіту**

1. Найменування і мета роботи.
2. Схема кожного з досліджуваних елементів та їх УГП.
3. Таблиця істинності для кожного досліджуваного елемента.
4. За даними таблиць побудувати часові діаграми.

### **4 Контрольні питання**

1. Чим вирізняються тригери на елементах І-НІ і АБО-НІ?
2. Чим розрізняються асинхронні та синхронні тригери?
3. Чим розрізняються RS та JK-тригери?
4. Чому JK-тригер називають універсальним?
5. Чим відрізняється за принципом дії синхронний RS-тригер від RST-тригера?
6. У якому стані знаходитиметься асинхронний RS-тригер при  $S=1$ ,  $R=0$ ?
7. Як будують часову діаграму роботи тригера?
8. Чи можна в цифровому пристрої замінити синхронний RS-тригер на синхронний JK-тригер (D-, R-, S-тригер), не порушуючи правильності роботи пристрою?
9. Поясніть роботу синхронних тригерів, виконаних за M-S-схемою.

10. Як побудувати Т-тригер на основі RS-, D- і JK-тригерів?

**Література:** [2, с. 181–200, 3, с. 146–179, 6, с. 177–191, 8, с. 200–212].

## Лабораторна робота № 4

### Тема. Дослідження лічильників імпульсів

**Мета роботи:** вивчення принципів роботи, типів, методів проектування, налагодження, експериментального дослідження та особливостей застосування лічильників імпульсів, виконаних на окремих тригерах й у вигляді однієї мікросхеми.

### 1 Короткі теоретичні відомості

*Лічильником імпульсів* називають пристрій, призначений для підрахунку імпульсів, що надійшли на його рахунковий вхід, поділ їх частоти і зберігання двійкових багаторозрядних чисел. Простим лічильником (двійковим) можна вважати Т-тригер. Як і регістри, лічильники будують на окремих тригерах, пов'язаних між собою через загальну комбінаційну схему КС. Число тригерів  $n$  визначає розрядність лічильника, а коефіцієнт  $K_{сч} = 2^n$  – максимальне число дозволених станів лічильника, *коефіцієнт (модуль) підрахунку*. У загальному випадку  $K_{сч}$  може бути менше  $2^n$ , тобто  $K_{сч} \leq 2^n$ .

Якщо кількість вхідних імпульсів дорівнює  $K_{сч}$ , відбувається переповнювання лічильника, після чого він повертається в початковий стан і далі повторює цикл роботи. Унаслідок цього на виході тригера останнього (старшого) розряду формується сигнал, який можна використовувати як вхідний (сигналу перенесення) для каскадування лічильників або як вихідний для використання лічильника як подільника частоти імпульсів. Коефіцієнт  $K_{сч}$  в останньому випадку є одночасно і коефіцієнтом поділу частоти імпульсів. На схемах лічильники позначають символом СТ з додаванням числа, що характеризує основу підрахунку (наприклад, СТ 2 або СТ 10).

Основними параметрами, що характеризують лічильники, є ємність, яка дорівнює коефіцієнту підрахунку, та швидкодія, визначувана розподільною здатністю і часом устанавлення. Розподільна здатність визначається

мінімальним часом між двома сусідніми імпульсами, для яких зберігається нормальна робота лічильника. Час установлення визначається проміжком часу між моментом надходження вхідного імпульсу і встановленням лічильника у новий стійкий стан.

За видом виконуваних операцій лічильники поділяють на ті, що додають, віднімають та реверсивні. У додавальних лічильниках під час надходження чергового вхідного імпульсу  $x_i$  вміст збільшується на 1, у тих, що віднімають, – зменшується, у реверсивних виконуються обидві операції залежно від значення сигналу на вході керування, або від входу, на який подається вхідний сигнал.

За коефіцієнтом підрахунку лічильники поділяють на двійкові (бінарні), двійково-десяткові (декадні), або з іншою основою підрахунку (наприклад, двійково-п'ятіркові). Вони є з довільним, постійним або змінним Ксч.

За схемними ознаками лічильники поділяються на асинхронні та синхронні. В асинхронних лічильниках тригери спрацьовують неодноразово, оскільки перемикавання одних тригерів зумовлюється перемикаванням інших. У синхронних лічильниках усі тригери перемикаються майже одночасно під дією загального синхронізувального сигналу. За способом організації внутрішніх зв'язків (ланцюгів перенесення) між розрядами лічильники поділяють на схеми з послідовним, наскрізним, паралельним і груповим (комбінованим) перенесенням. Лічильники з послідовним перенесенням складаються з ланцюжка тригерів, у якому імпульси підрахунку надходять на вхід першого тригера (молодшого розряду), а сигнал перенесення передається послідовно від молодшого розряду до старшого. У цих лічильниках використовуються асинхронні Т-тригери з прямим або інверсним входом, а також JK- і D-тригери в підрахунковому режимі.

Асинхронні лічильники прості за схемою, легко нарощуються майже до будь-якої розрядності підключенням потрібної кількості тригерів до виходу останнього (старшого) розряду. Їх основний недолік – порівняно мала швидкодія, яка зменшується зі зростанням розрядності лічильника, оскільки тригери перемикаються послідовно один за одним. Окрім того, унаслідок

накопичення часових зрушень на паралельних виходах таких лічильників з'являються короточасні помилкові імпульси, особливо помітні на високих частотах.

Лічильники з наскрізним, паралельним і груповим перенесенням будують за синхронним принципом. При цьому в лічильниках з наскрізним перенесенням передавання інформації організовується так, щоб сигнал перенесення  $i$ -го розряду визначав перенесення  $(i+1)$ -го розряду. Тоді сигнали перенесення для кожного розряду формуються по черзі, починаючи з молодших розрядів лічильника. Такі лічильники мають порівняно прості ланцюги перенесення і більшу, порівняно з послідовним перенесенням, швидкодію, але поступаються за швидкістю лічильникам з паралельним перенесенням. В останніх перенесення для всіх розрядів формуються майже одночасно. Проте розрядність таких лічильників, зазвичай невисока (4...6), що пояснюється складністю ланцюгів перенесення і великим навантаженням на генератор вхідних імпульсів. У лічильниках з груповим (паралельно-послідовним перенесенням) тригери поділені на групи так, що всередині групи зв'язки паралельні, а між групами – послідовні. Такі лічильники випускають багаторозрядними.

Лічильники імпульсів є з природним і штучним порядком підрахунку. Якщо рахунок вхідних імпульсів виконується у двійковій системі числення з природним порядком вагів, наприклад 000, 001, 010, 011, 100 і т. д., то такий лічильник називається з *природним порядком підрахунку*.

Якщо підрахунок вхідних імпульсів виконується зі штучним (довільним) порядком підрахунку (наприклад, 000, 010, 100, 001, 111 і т. д.), то такий лічильник називають з *штучним порядком підрахунку*.

У додавальних лічильниках з  $K_{сч} \neq 2^n$  за природного порядку підрахунок починається з 0 і закінчується числом  $(K_{сч}-1)$ . За штучного (довільного) порядку підрахунку розрізняють лічильники з примусовим підрахуванням і початковою установкою. Примусове підрахування здійснюють унаслідок уведення зворотних зв'язків зі старших розрядів у молодші, під дією яких



відповідні розряди лічильника, що знаходяться у стані 0, поза чергою перемикаються у стан 1. Початкова установка лічильників у стан, відповідний коду числа заборонених станів, здійснюється з його паралельних входів настановним імпульсом.

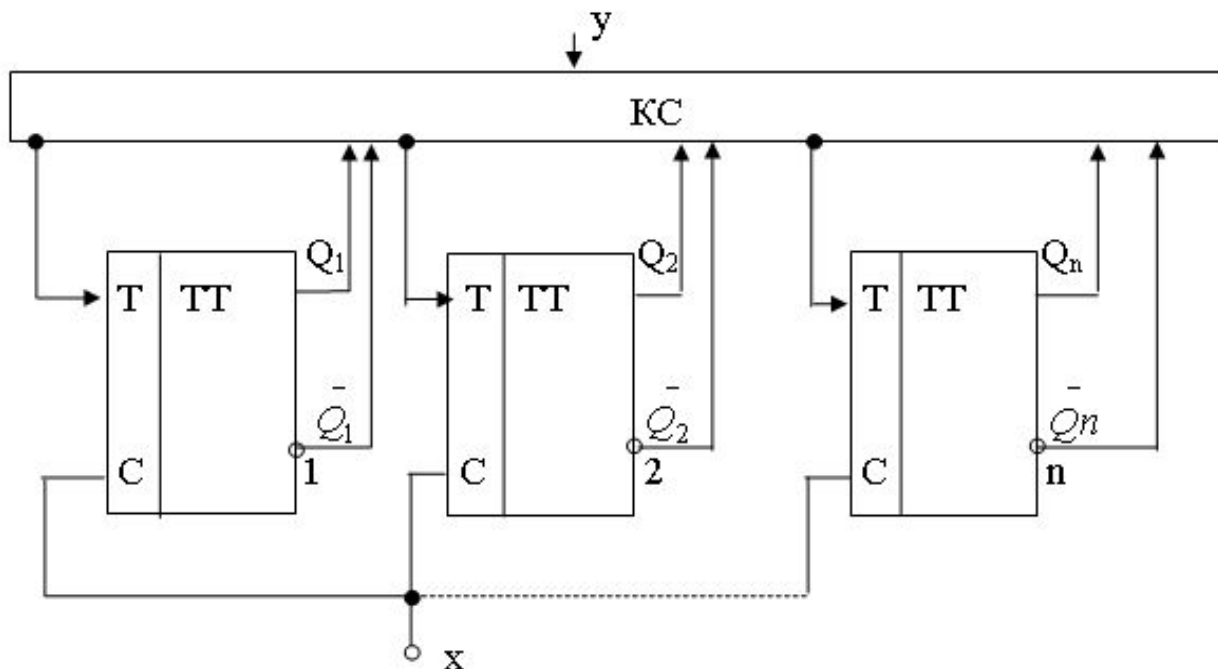


Рисунок 18 – Узагальнена структура лічильника

На рис. 18 подано узагальнену структуру лічильника на Т-тригерах, де комбінаційна схема на основі сигналів стану тригерів  $Q_i$ , вхідних сигналів  $x_i$  і сигналу операції  $y_i$  формує функції перенесення  $f_i$ . Вид цієї функції залежить від особливості перенесення. У додавальних лічильниках з ланцюгами паралельного перенесення при  $K_{сч} = 2n$

$$f_i = Q_{i-1} \text{ при } i = 2, 3, \dots, n.$$

У віднімальних лічильниках:

$$f_i = \bar{Q}_{i-1} \text{ при } i = 2, 3 \dots n.$$

У реверсивних лічильниках:

$$f_i = Q_{i-1} y + \bar{Q}_{i-1} \bar{y}, \text{ при } i = 2, 3 \dots n$$

де  $y$  – код операції:

$y = 1$  для операції додавання,  
 $y = 0$  для операції віднімання;  
 $f_i = 1$  для всіх типів лічильників.

У додавальних лічильниках, що підсумовують, із наскрізним перенесенням:

$$f_i = f_{i-1}Q_{i-1} \text{ при } i = 2, 3 \dots n.$$

У віднімальних лічильниках:

$$f_i = f_{i-1}\bar{Q}_{i-1} \text{ при } i = 2, 3 \dots n.$$

У реверсивних лічильниках:

$$f_i = f_i' + f_i'' \text{ при } i = 2, 3 \dots n,$$

причому  $f_1 = 1$ ;  $f_2' = Q_1 y$ ,  $f_2'' = \bar{Q}_1 \bar{y}$ ;

$$f_i' = f_{i-1}' Q_{i-1} \text{ при } i = 3, 4 \dots n;$$

$$f_i'' = f_{i-1}'' \bar{Q}_{i-1} \text{ при } i = 3, 4 \dots n.$$

Для побудови схем лічильників з  $K_{сч} \neq 2n$  використовують спеціальні методи синтезу, суть яких полягає у виборі ланцюгів перенесення, що забезпечують заданий  $K_{сч}$  стосовно конкретного типу тригерів. Найзручніший для синтезу метод виключення надмірних станів лічильника, доповнюючих їх  $K_{сч}$  до  $2n$ , оскільки він мало критичний до розрядності лічильника  $n$ .

Послідовність синтезу за цим методом така:

- 1) визначають число розрядів  $n$  лічильника з умови  $2n \geq K_{сч}$ ;
- 2) вибирають тип тригера і записують таблицю його переходів;

Таблиця 4 – Таблиця переходів RS-, JK-, T-, D-тригерів

| J           | K           | R           | S | T | D | $Q_{t-1} \rightarrow Q_t$ |
|-------------|-------------|-------------|---|---|---|---------------------------|
| 0           | $\emptyset$ | $\emptyset$ | 0 | 0 | 0 | $0 \rightarrow 0$         |
| 1           | $\emptyset$ | 0           | 1 | 1 | 1 | $0 \rightarrow 1$         |
| $\emptyset$ | 1           | 1           | 0 | 1 | 0 | $1 \rightarrow 0$         |
| $\emptyset$ | 0           | 1           | 1 | 0 | 1 | $1 \rightarrow 1$         |

3) вибирають тип лічильника (підсумовувального або віднімального), спосіб організації перенесень і записують функції  $f_i$  для лічильника з

природним порядком рахунку за модулем  $2^n$ ;

4) складають таблицю станів  $n$ -розрядного лічильника з природним порядком рахунку за модулем  $2^n$ ;

5) виключають з цієї таблиці "к" наступні стани, що доповнюють заданий Ксч до  $2^n$ ;

б) заповнюють скорочену таблицю переходів лічильника, кількість рядків якої визначається кількістю розрядів лічильника, а у стовпці послідовно заносять номери станів; символи Q (виходів усіх тригерів, відповідних цим станам; стани, що передують штучному переходу А; природного переходу В і штучного переходу С; а також функції перенесень до  $i$ -х розрядів проєктованого лічильника  $f_i^*$ .

Для визначення функції  $f_i^*$  використовують такі правила:

а) якщо в  $i$ -му рядку скороченої таблиці переходів значення  $Q_i$  збігаються для станів В і С, то  $f_i^* = f_i$ , де  $f_i$  – функція перенесення до  $i$ -го розряду лічильника з природним порядком рахунку за модулем  $2^n$ ;

б) якщо в  $i$ -му рядку таблиці значення  $Q_i$  не збігаються для станів В і С, але збігаються для станів А і В, то  $f_i^* = f_i f_A$ , де  $f_A$  – конституента одиниці, відповідна значенню А; наприклад, при  $A = 0011$  отримаємо  $f_A = \overline{Q_4} \overline{Q_3} Q_2 Q_1$ ;

в) якщо в  $i$ -му рядку таблиці значення  $Q_i$  не збігаються як для станів В і С, так і для станів А і В, то  $f_i^* = f_i \overline{f_A}$ ;

7) за скороченою таблицею переходів за допомогою карт Вейча (або Карно) визначають мінімальні форми функцій  $f_i^*$  і  $f_A$ , які перетворюються на систему логічних функцій для реальних логічних елементів;

8) на основі цих логічних функцій і мікросхем тригерів будуються функціональну і принципову схеми лічильника.

Якщо в лічильнику виключаються останні  $2^n - \text{Ксч}$  стани, наприклад у додавальному лічильнику рахунок починається з 0 і закінчується числом  $\text{Ксч} - 1$ , а далі цикл повторюється, то наявний природний порядок рахунку з

коефіцієнтом  $K_{сч}$ . Якщо виключаються не  $2^n - K_{сч}$  останніх стани, а аналогічне число інших, то природний порядок підрахунку порушується.

Розглянемо як приклад використання наведеної вище методики синтезу лічильника з  $K_{сч} = 6$ :

1) визначаємо кількість розрядів:  $n = 3$ , оскільки  $2^2 < K_{сч} < 2^3$ ;

2) вибираємо тригери Т-типу;

3) вибираємо додавальний лічильник, що підсумовує, із природним порядком підрахунку і паралельним формуванням перенесень і записуємо функції  $f_i$ , де  $i = 1...3$ ;

4) складаємо таблицю станів трирозрядного лічильника;

Таблиця 5 – Таблиця станів лічильника

| Кількість вхідних імпульсів | Стан лічильника |       |       |
|-----------------------------|-----------------|-------|-------|
|                             | $Q_3$           | $Q_2$ | $Q_1$ |
| 0                           | 0               | 0     | 0     |
| 1                           | 0               | 0     | 1     |
| 2                           | 0               | 1     | 0     |
| 3                           | 0               | 1     | 1←А   |
| 4                           | 1               | 0     | 0←В   |
| 5                           | 1               | 0     | 1     |
| 6                           | 1               | 1     | 1←С   |
| 7                           | 1               | 1     | 1     |

5) виключаємо з цієї таблиці  $2^n - K_{сч} = 2^3 - 6 = 2$  стани, коди яких обведені пунктиром;

6) заповнюємо скорочену таблицю переходів і знаходимо функції  $f_1^*, f_2^*, f_3^*$ ; у 1-му і 3-му рядках значення  $Q_i$  для станів В і С збігаються, отже,  $f_1^* = f_1$  і  $f_3^* = f_3$ ; у 2-му рядку значення  $Q_2$  не збігаються ні для станів В і С, ні для станів А і В, тому  $f_2^* = f_2 \bar{f}_A$ ; де  $f_A = \bar{Q}_3 Q_2 Q_1$ .

Через простоту отриманих функцій етап мінімізації можна вилучити і безпосередньо побудувати функціональну схему, від якої за наявності реальних елементів легко перейти до принципової схеми.

Таблиця 6

| i | Q <sub>i</sub> | Стан лічильника |   |   | f <sub>i</sub> <sup>*</sup>  |
|---|----------------|-----------------|---|---|--|
|   |                | A               | B | C |  |
| 1 | Q <sub>1</sub> | 1               | 0 | 0 | f <sub>1</sub> <sup>*</sup> = f <sub>I</sub>                             |
| 2 | Q <sub>2</sub> | 1               | 0 | 1 | f <sub>2</sub> <sup>*</sup> = f <sub>2</sub> f <sub>A</sub> <sup>-</sup> |
| 3 | Q <sub>3</sub> | 0               | 1 | 1 | f <sub>3</sub> <sup>*</sup> = f <sub>3</sub>                             |

В інтегральній мікросхемотехніці лічильники імпульсів представлені широким набором мікросхем ТТЛ і КМОН технології, що виготовляються за структурою як з послідовним, так і з паралельним перенесенням.

Лічильники ТТЛ випускаються у вигляді чотирирозрядних мікросхем як з послідовним (К155 ІЕ2, ІЕ4, ІЕ5), так і з паралельним (К155 ІЕ6, ІЕ7, ІЕ9) перенесеннями. Їх структури в цілому відповідають розглянутим вище.

Підсумовувальні лічильники – подільники, що підсумовують, із послідовним перенесенням схожі за структурою та принципом дії. Вони складаються з однакових JK-тригерів, які залежно від внутрішньої структури мікросхеми можуть також використовуватися як Т-тригери. Перекидання тригерів відбувається за зрізом імпульсу (від «1» до «0»). Три тригери з'єднані послідовно в ланцюжок, а четвертий виконаний самостійно. КС дозволяє одночасно встановлювати тригери у певний стан, а також керувати підрахунком.

Тут ланцюжок із трьох тригерів DD2...DD4 утворює лічильник-подільник на 8. Якщо вхід Q<sub>1</sub> з'єднати з входом T<sub>2</sub>, маємо лічильник-подільник у коді 8421 з Ксч = 16. Логічний елемент DD5 призначений для установки всіх тригерів у нуль і керування підрахунком. При R'<sub>0</sub> = 0, R''<sub>0</sub> = 1 забезпечується рахунок, а при R'<sub>0</sub> = R''<sub>0</sub> = 1 припиняється рахунок і відбувається скидання всіх тригерів у нуль. Унаслідок певних з'єднань вхідних (T<sub>1</sub>, T<sub>2</sub>, R'<sub>0</sub>, R''<sub>0</sub>) і вихідних (Q<sub>1</sub>... Q<sub>4</sub>) виводів можна забезпечити різні Ксч, менше, ніж 16.

Інформація з паралельних входів D1...D4 вводиться при V<sub>1</sub> = 0 незалежно від станів входів V<sub>2</sub> і V<sub>3</sub>. При цьому кожний вихід Q<sub>i</sub> набуває стану свого входу D<sub>i</sub> у момент появи переднього фронту наступного підрахункового

імпульсу. Цей режим дозволяє використовувати мікросхему К155ИЕ9 як програмований лічильник-подільник, доповнюючи його вміст числом М, код якого встановлюється на входах D1...D4 відповідно до рівняння  $M = 10 - Kсч$  (рис.19).

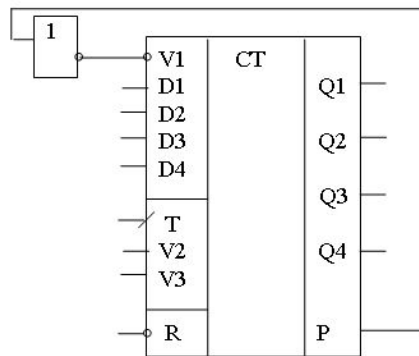


Рисунок 19 – Програмований лічильник-подільник

Каскадне ввімкнення лічильників з метою збільшення розрядності здійснюють за наведеною нижче схемою (рис. 20).

Можливе число послідовно ввімкнених мікросхем обмежується тільки здатністю навантаження мікросхеми по виходу Р (до 6). Потенціали  $U_0$  і  $U_1$  відповідають забороні та дозволу підрахунку.

Лічильники КМОП також випускаються з послідовним (564ИЕ8, ИЕ9, ИЕ15, ИЕ16) і паралельним (564ИЕ10, 11, 14) перенесеннями. Вони вирізняються розрядністю (від 4 до 14) і деякими конструктивними особливостями. Застосування їх у тому або іншому режимах визначається паспортними даними.

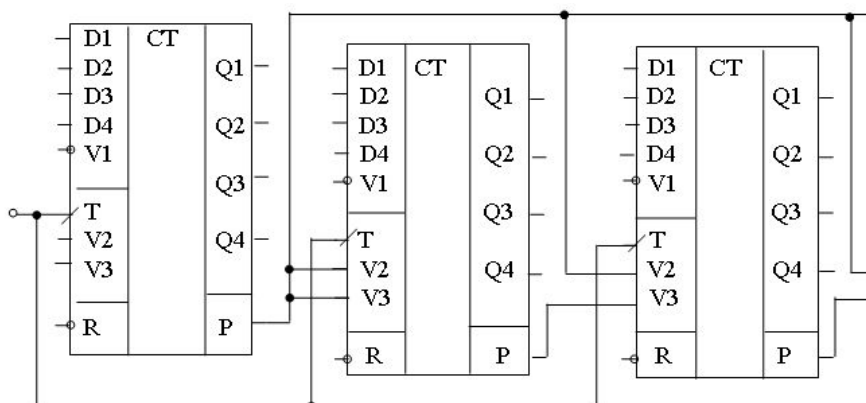


Рисунок 20 – Каскадне ввімкнення лічильників

## 2 Порядок виконання роботи

### 2.1 Дослідження двійково-десятькового чотирирозрядного лічильника, виконаного на ІМС типу К155 ТВ1

1. Увімкнути і підготувати осцилограф до роботи.

2. Підготовка стенда ЭС21 до роботи:

а) тумблер «СЕТЬ» – увімкнений;

б) перемикачі «ЛОГИКА» «ТРИГГЕР» – положення «0»;

в) установіть змінну плату № 5 на лицьову панель стенда та закріпіть її двома невідпадними гвинтами, унаслідок чого засвітиться лампочка «5» індикації;

г) перемикач «СЧЕТЧИК» – у положення «5».

3. Виконайте такі операції:

а) подайте за допомогою проводів сигнал у вигляді послідовності прямокутних імпульсів з одного з рознімань «ГЕНЕРАТОРА ІМПУЛЬСІВ» (наприклад, 100 Гц) на рознімання «ВХІД 3»;

б) подайте за допомогою проводів сигнал з рознімання (під лівим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи «S» тригерів на рознімання «ВХІД 5»;

в) тумблером «УРОВЕНЬ ЛОГИЧЕСКИЙ» задайте різні значення сигналу на вході «S»;

г) контроль вихідних і вхідних сигналів проведіть осцилографом, підключаючи його до відповідних рознімань – «ВХІД 3» і «ВИХІД 1–4»;

д) проведіть дослідження роботи двійково-десятькового лічильника, подавши на вхід «С» – рознімання «ВХІД 3» – сигнал з рознімання «ІМПУЛЬС ОДИНОЧНИЙ»;

е) контроль сигналу на виході лічильника проведіть за допомогою цифрового індикатора «ЛІЧИЛЬНИК ІМПУЛЬСІВ». Для цього тумблер «СЧЕТ УСТ. 0» установіть у положення «СЧЕТ», а на рознімання «ВХІД ЛІЧИЛЬНИК ІМПУЛЬСІВ» подайте за допомогою проводів сигнал з рознімання «ВИХІД 3» і побудуйте графік часових залежностей.

## **2.2 Дослідження двійково-десятькового чотирирозрядного лічильника, виконаного на ІМС типу К155 ТМ2**

1. Підготувати стенд до вимірювань:

а) зніміть змінну плату № 5;

б) установіть змінну плату № 6 на лицьову панель стенда, унаслідок чого засвітиться лампочка «6» індикації.

в) перемикач «ЛІЧИЛЬНИК» установіть у положення «б».

2. Виконайте такі операції:

а) подайте за допомогою проводів сигнал у вигляді послідовності прямокутних імпульсів з одного з рознімань «ГЕНЕРАТОРА ІМПУЛЬСІВ» (наприклад, 100 Гц) на рознімання «ВХІД 3»;

б) подайте за допомогою проводів сигнал з рознімання (під лівим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи тригерів на рознімання «ВХІД 5»;

в) тумблером «УРОВЕНЬ ЛОГИЧЕСКИЙ» задайте різні значення сигналу на вході «R»;

г) контроль вихідних і вхідних сигналів проведіть осцилографом, підключаючи його до відповідних рознімань – «ВХІД 3» і «ВИХІД 1–4»;

д) дослідіть роботи двійково-десятькового лічильника, подавши на вхід «С» – рознімання «ВХІД 3» – сигнал з рознімання «ІМПУЛЬС ОДИНОЧНИЙ»;

е) контроль сигналу на виході лічильника проведіть за допомогою цифрового індикатора «ЛІЧИЛЬНИК ІМПУЛЬСІВ». Для цього тумблер «СЧЕТ УСТ. 0» установіть у положення «РАХУНОК», а на рознімання «ВХІД ЛІЧИЛЬНИК ІМПУЛЬСІВ» подайте за допомогою проводів сигнал з рознімання «ВИХІД 4» і побудуйте графік часових залежностей.

## **2.3 Дослідження двійково-десятькового чотирирозрядного лічильника, виконаного на ІМС типу К155 ІЕ2**

1. Підготувати стенд до вимірювань:

а) зніміть змінну плату № 6;

б) установіть змінну плату № 7 на лицьову панель, при цьому засвітиться



лампочка «б» індикації.

в) перемикач «ЛІЧИЛЬНИК» установіть у положення «7».


2. Виконайте наступні операції:

а) подайте за допомогою проводів сигнал у вигляді послідовності прямокутних імпульсів з одного з рознімань «ГЕНЕРАТОРА ІМПУЛЬСІВ» (наприклад, 100 Гц) на рознімань «ВХІД 3»;

б) подайте за допомогою проводів сигнал з рознімань (під лівим тумблером) «УРОВЕНЬ ЛОГИЧЕСКИЙ» на входи «R<sub>0</sub>» тригерів на рознімання «ВХІД 5»;

в) тумблером «УРОВЕНЬ ЛОГИЧЕСКИЙ» задайте різні значення сигналу на вході «R<sub>0</sub>»;

г) контроль вихідних і вхідних сигналів проведіть осцилографом, підключаючи його до відповідних рознімань – «ВХІД 3» і «ВИХІД 1...4»;

д) проведіть дослідження роботи двійково-десятькового лічильника, подавши на вхід «С» – рознімання «ВХІД 3» – сигнал з рознімання «» «ІМПУЛЬС ОДИНОЧНИЙ»;

е) контролюйте сигнал на виході лічильника за цифровим індикатором «СЧЕТЧИК ИМПУЛЬСОВ». Для цього тумблер «СЧЕТ УСТ. 0» установіть у положення «СЧЕТ», на рознімання «СЧЕТЧИК ИМПУЛЬСОВ» подайте за допомогою проводу сигнал з рознімання «ВИХІД 4». Побудуйте часові залежності.

### **3 Зміст звіту**

1. Найменування і мета роботи.

2. Схема кожного з досліджуваних лічильників і його умовне графічне позначення (УГП).

3. Таблиці істинності для кожного досліджуваного лічильника.

4. Суміщені осцилограми вхідного і вихідного сигналів для кожного лічильника.

5. За отриманими даними побудувати часові діаграми для кожного досліджуваного лічильника.

## 4 Контрольні питання

1. Назвіть основні ознаки класифікації лічильників.
  2. Як можна встановити лічильник у початковий стан?
  3. Чим відрізняється віднімальний лічильник від підсумовувального?
  4. Скільки тригерів необхідно для лічильника з  $K_{сч} = 85$ ?
  5. Який порядок підрахунку називають природним, а який штучним?
  6. Чим відрізняється робота лічильника під час підрахунку кількості імпульсів та під час ділення їх частоти?
  7. У чому полягають принципи послідовного, наскрізного, паралельного і групового перенесень? Які вони мають переваги і недоліки?
  8. Які існують основні типи мікросхем лічильників?
  9. Скільки корпусів чотирирозрядних мікросхем двійкових лічильників потрібно для  $K_{сч} = 875$ ?
  10. Чим відрізняються двійкові та двійково-десяткові лічильники?
  11. Скільки корпусів чотирирозрядних двійково-десяткових лічильників необхідно для запису числа 1283?
- Література:** [2, с. 214–238, 3, с. 184–213, 6, с. 198–207, 7, с. 46–55, 8, с. 212–221, 10, с. 52–57].

## Лабораторна робота № 5

**Тема.** Дослідження цифро-аналогових і аналого-цифрових перетворювачів

**Мета роботи:** ознайомлення з принципом роботи аналого-цифрових (АЦП) і цифро-аналогових перетворювачів (ЦАП), дослідження точності перетворення аналогових і цифрових величин за допомогою них.

### 1 Короткі теоретичні відомості

#### 1.1 Цифро-аналогові перетворювачі

Цифро-аналогові перетворювачі іноді називають перетворювачами код-аналог, оскільки вхідний цифровий сигнал подається в якому-небудь коді,

частіше у двійковому. Побудова ЦАП заснована на додаванні напруги або струмів, пропорційних вазі розрядів. Миттєва напруга на виході ЦАП пропорційна вазі коду (його десятковому еквіваленту). Зміна вхідних кодів зумовлює зміну вихідної напруги ЦАП. Вихідний сигнал перетворювача з додаванням напруги є сумою напруги, кожна з яких визначається одиницею у відповідному розряді вхідного коду. Значення цієї напруги визначається як вага одиниць розрядів вхідного коду.

Одним з найбільш простих є ЦАП із двійково-зваженими резисторами і додаванням струмів. Проте недоліком такої схеми є необхідність ретельного добору резисторів, а також складність утримати їх у робочому діапазоні температур, що особливо позначається за великого числа розрядів вхідного коду. Указаних недоліків багато в чому позбавлена схема ЦАП з резистивною матрицею R-2R, що містить резистори тільки двох номіналів. Вхідна цифрова інформація, що надходить у паралельному ДК, записується до паралельного регістра на RS-тригерах T1-Tn. До резисторів 2R матриці через ключі SA<sub>i1</sub> і SA<sub>i0</sub> підводиться напруга U<sub>1</sub> = U<sub>оп</sub> або U<sub>0</sub> = 0 (земля) залежно від наявності 1 або 0 у певному розряді тригерів регістра. Якщо до одного з резисторів 2R (наприклад, R<sub>Г</sub>) підводиться напруга U<sub>оп</sub> (у першому (молодшому) розряді записана 1 і відкритий ключ SA<sub>11</sub>), а ліві виводи інших резисторів 2R матриці йдуть на землю через відкриті ключі SA<sub>20</sub>, SA<sub>30</sub>, ..., SA<sub>n0</sub> (у цих розрядах записані нулі), то повний опір між будь-якою з точок матриці А, Б, В і землею дорівнює R. Напруга в точці Г відносно землі:

$$U_G = U_{оп} R / (2R + R) = U_{оп} / 3.$$

Така сама напруга буде між будь-яким вузлом матриці та землею, якщо напруга U<sub>оп</sub> підводиться до резистора 2R цього вузла, а ліві виводи решти резисторів 2R з'єднані із землею. В інших вузлах матриці завдяки напрузі, наприклад у вузлі Г, також з'являтиметься напруга відносно землі, значення якої визначаються співвідношеннями:

$$U_B^Г = \frac{1}{2} \cdot \frac{1}{3} \cdot U_{оп}; \quad U_B^Г = \frac{1}{4} \cdot \frac{1}{3} \cdot U_{оп}; \quad \dots \quad U_A^Г = \frac{1}{2^{(n-1)}} \cdot \frac{1}{3} \cdot U_{оп}.$$

Згідно з цими виразами переходом від вузла Г до вузлів, що знаходяться ближче до виведення схеми, напруга  $U_{\Gamma} = U_{оп}/3$  щоразу зменшується вдвічі. Аналогічно ділиться напруга  $U_{оп}/3$ , що з'являється в інших вузлах матриці, якщо замкнути один з ключів  $SA_i$ , де  $i = 1, 2, \dots, n$ . При цьому вихідна напруга залежить від того, через який вузол резистор  $2R$  підключений до напруги  $U_{оп}$ :

$$U_{вых}^A = \frac{1}{2^0} \frac{1}{3} U_{оп}; \quad U_{вых}^B = \frac{1}{2^1} \frac{1}{3} U_{оп}; \quad \dots \quad U_{вых}^{\Gamma} = \frac{1}{2^{n-1}} \frac{1}{3} U_{оп}.$$

Вихідна напруга, зумовлена наявністю одиниць у декількох розрядах вхідного ДК, визначається додаванням напруги від кожної одиниці у відповідному розряді, тобто пропорційно вазі коду на вході ЦАП:

$$U_{вых} = \frac{U_{оп}}{3 \cdot 2^{n-1}} (a_n 2^{n-1} + a_{n-1} 2^{n-2} + a_{n-2} 2^{n-3} + \dots + a_2 2^1 + a_1 2^0).$$

У цифро-аналогових перетворювачах в інтегральному виконанні широко використовується принцип додавання струмів на елементах матриці R-2R. БІС ЦАП виготовляються за біполярною і КМОП-технологією. Перша має вищу швидкодію, а друга – менше споживання. Зазвичай, БІС ЦАП містить резистивну матрицю типу R-2R набір струмових ключів, що реалізують коефіцієнти двійкових розрядів, і узгоджувальні елементи. Для перетворення сумарного вихідного струму ЦАП на рівні вихідної напруги використовуються зовнішні ОП. Також випускають ЦАП в інтегральному виконанні.

## 1.2 Аналого-цифрові перетворювачі

Схема АЦП залежить від методу перетворення і способу його реалізації. Існують такі методи побудови АЦП: часового перетворення; послідовного рахунку; послідовного наближення й паралельного перетворення.

У мікросхемному виконанні широко застосовують два типи АЦП: послідовного наближення та паралельні. БІС АЦП послідовного наближення має внутрішнє джерело опорної напруги, тактовий генератор, компаратор, регістр послідовного наближення, ЦАП, буферний регістр, схему керування зрушенням нуля і ряд інших допоміжних елементів.

Найбільшого поширення набули три методи перетворення аналогової

величини на цифровий (двійковий) код.

*Метод послідовного урівноваження.*

Вхідна аналогова величина врівноважується сумою однакових мінімальних еталонів величини  $U$ , які іноді називають квантами. Створюється послідовність виду  $nU$ . На момент часу  $t_i$ , коли значення елемента послідовності  $nU$  відрізняється від аналогової величини  $U$  менше, ніж на  $U$ , число квантів  $n$  перетвориться на вихідний код. Порівняння в цьому методі проводять за допомогою одного порівнювального пристрою.

*Метод порозрядного урівноваження.*

У цьому методі вхідна аналогова величина  $U$  послідовно порівнюється з сумою еталонів, що мають значення двох квантів. Отже, значення двох сусідніх еталонів відрізняються в два рази. Порівняння починається з еталона, що має максимальне значення. Залежно від результату порівняння цього еталона із вхідною величиною, отримуємо цифру у старшому розряді послідовного двійкового коду. Якщо еталон більший, ніж вхідна величина, то у старшому розряді ставиться 0 і далі проводиться порівняння вхідної величини з наступним еталонем удвічі меншого значення. Якщо еталон не перевищує вхідну величину, то у відповідному розряді ставиться «1». Аналогічно проводиться порівняння для всіх еталонів.

*Метод прочитування.*

У цьому методі використовується набір з 2–1 еталона. Молодший з еталонів дорівнює одному кванту, наступні – двом, трьом квантам і т. д. Вхідна величина порівнюється зі всіма еталонами. Результатом є код у вигляді сигналів на виходах порівнювальних пристроїв.

### **1.3 Опис установки, устаткування і приладів**

На лабораторній панелі розміщені генератор імпульсів ПІ та генератор одиничних імпульсів ГОІ з відповідними регулюваннями «Частота» й «Пуск». Із натисненням кнопки «Пуск» виробляється один імпульс. Будь-який із цих генераторів за допомогою ручки «Ручн. – Авт.», можна підключити до входу лічильника, стан якого відображається світлодіодним індикатором. Вихід

лічильника підключений до входу ЦАП, вихід якого, у свою чергу, підключений до одного з входів компаратора К. На інший вхід компаратора може бути подана напруга  $U_{вх}$ . Вихід компаратора керує роботою генератора імпульсів ГІ. На виході ЦАП і джерела напруги  $U_{вх}$  установлені рознімання для підключення вольтметра, а також осцилографа.

## 2 Порядок виконання роботи

1. Підготовка стенда до роботи.

Установіть органи керування стенда в початкове положення: тумблер «МЕРЕЖА» вимкнений; ручку «АВТ. – РУЧ.» у положення «АВТ.».

2. До входу ЦАП підключити генератор ГОІ установивши перемикач «Ручн. – Авт.» у положення «Ручн.»;

– до виходу ЦАП підключіть цифровий вольтметр;

– натисненням кнопки «Пуск» ГОІ подайте імпульси на лічильник;

– задаючи від ГОІ вхідну величину, що відраховується у двійковому коді, вимірюють вихідну напругу ЦАП і заносять до таблиці 7.

Таблиця 7

| Кількість<br>одиничних<br>імпульсів | Код       | Приписане<br>значення $U_{вих}$<br>ЦАП, $U_{предп.}$ | Вимірне<br>значення<br>$U_{вих}$ , ЦАП<br>$U_{вим.}$ | $U = U_{прип.} -$<br>$- U_{вим}$ |
|-------------------------------------|-----------|--|--|----------------------------------|
| 0                                   | 000000000 | 0  |  |                                  |
| 32                                  | 000010000 | 0,032  |  |                                  |
| 64                                  | 000100000 | 0,064  |  |                                  |
| 96                                  | 000110000 | 0,096  |  |                                  |
| 1024                                | 111111111 | 0,999  |  |                                  |

3. Зняти характеристику перетворення ЦАП і визначити диференціальну нелінійність.

3.1. За даними вимірювань табл. 7 будують характеристику перетворення ЦАП, що є залежністю вихідної напруги від числа імпульсів на вході, тобто залежність  $U_{вих} = f(N)$ .

3.2. Нелінійність перетворення можна безпосередньо отримати з

побудованої характеристики перетворення, якщо нанести на неї пряму лінію, що сполучає останню точку характеристики з початком координат.

4. Зняти характеристику перетворення АЦП, визначити похибку перетворення і диференціальну нелінійність:

а) до входу лічильника підключають ГІ шляхом установки перемикача «Ручн. -Авт.» у положення «Авт.»;

б) установіть мінімальну частоту ГІ;

в) підключіть вольтметр до виходу джерела вхідної напруги;

г) установіть довільні значення вхідної напруги;

д) запишіть показання світлодіодного індикатора (двійковий код на виході лічильника).

5. Зарисувати з екрана осцилографа ступені напруги, що змінюються, для трьох значень:

а) підключіть до виходу ЦАП осцилограф;

б) установіть максимальний час розгортки;

в) перемкніть схему в режим спостереження;

г) на вхід ЦАП подайте імпульси дуже низької частоти (одиниці герц);

д) зарисуйте осцилограми.

6. Зняти залежність вихідного коду АЦП у функції частоти генератора імпульсів для одного значення  $U_{вх} = 0,5 \text{ В}$ .

### **3 Зміст звіту**

1. Тема та мета роботи.
2. Зарисувати схему кожного з досліджуваних каскадів.
3. Зарисувати осцилограми сигналів для кожного каскаду.
4. За даними табл. 7 та аналогічних їй побудувати графічні залежності.

### **4 Контрольні питання**

1. У чому полягає принцип роботи ЦАП і АЦП?
2. Назвіть особливості застосування ЦАП в інтегральному виконанні.
3. Назвіть основні способи побудови АЦП і надайте їх порівняльну характеристику.

4. Перелічіть та охарактеризуйте методи перетворення аналогової величини на цифрову.

5. Охарактеризуйте основні параметри ЦАП і АЦП.

**Література:** [6, с. 238–251, 7, с. 68–76, 8, с. 264–282].

### **Критерії оцінювання якості виконання лабораторних робіт.**

Під час вивчення навчальної дисципліни «Цифрова схемотехніка» студенти денної форми навчання виконують лабораторні роботи. Лабораторні роботи охоплюють основні розділи навчальної дисципліни.

Максимальна кількість балів, яку можуть отримати студенти, складає 20 балів. Підготовка до проведення й захист кожної лабораторної роботи оцінюється 5 балів. Конкретна кількість балів, отримана кожним студентом, залежить від якості підготовки та проведення лабораторної роботи й захисту її результатів. За несвоєчасне відпрацювання і захист лабораторної роботи кількість балів знижується.



**Таблиця відповідності результатів контролю знань  
за різними шкалами і критерії оцінювання**

| Сума балів за<br>100- бальною шкалою | Оцінка в ECTS | Значення<br>оцінки ECTS | Критерії оцінювання  | Рівень<br>компетентності                | оцінка за<br>національ-<br>ною шкалою    |
|--------------------------------------|---------------|-------------------------|--|---|--|
|                                      |               |                         |  |   | іспит,<br>диферен-<br>ційований<br>залік |
| 90–100                               | A             | Відмінно                | Студент виявляє особливі творчі здібності, уміє самостійно здобувати знання, без допомоги викладача знаходить та опрацьовує необхідну інформацію, уміє використовувати набуті знання і вміння для прийняття рішень у нестандартних ситуаціях, переконливо аргументує відповіді, самостійно розкриває власні обдарування і нахили | Високий<br>(творчий)                    | Відмінно                                 |
| 82–89                                | B             | Дуже добре              | Студент вільно володіє вивченим обсягом матеріалу, застосовує його на практиці, вільно розв'язує вправи і задачі у стандартних ситуаціях, самостійно виправляє допущені помилки, кількість яких незначна   | Достатній<br>(конструктивноваріативний) | Добре                                    |
| 74–81                                | C             | Добре                   | Студент уміє зіставляти, узагальнювати, систематизувати інформацію під керівництвом викладача; у цілому самостійно застосовувати її на практиці; контролювати власну діяльність; виправляти помилки, серед яких є суттєві, добирати аргументи для підтвердження думок  |   |  |

Продовження таблиці

|       |    |   |   |                                      |              |
|-------|----|---|---|--------------------------------------|--------------|
| 64–73 | D  | Задовільно  | Студент відтворює значну частину теоретичного матеріалу, виявляє знання і розуміння основних положень; з допомогою викладача може аналізувати навчальний матеріал, виправляти помилки, серед яких є значна кількість суттєвих | Середній<br>(репродуктивний)         | задовільно   |
| 60–63 | E  | Достатньо   | Студент володіє навчальним матеріалом на рівні, вищому, ніж початковий, значну частину його відтворює на репродуктивному рівні  |                                      |              |
| 35–59 | FX | Незадовільно з<br>можливістю повторного<br>складання семестрового<br>контролю | Студент володіє матеріалом на рівні окремих фрагментів, що становлять незначну частину навчального матеріалу  | Низький<br>(рецептивно-продуктивний) | Незадовільно |
| 1–34  | F  | Незадовільно з<br>обов'язковим<br>повторним вивченням<br>залікового кредиту   | Студент володіє матеріалом на рівні елементарного розпізнання і відтворення окремих фактів, елементів, об'єктів   |                                      |              |

## СПИСОК ЛІТЕРАТУРИ

1. Рябенський В. М., Жуйков В. Я., Гулий В. Д. Цифрова схемотехніка: навчальний посібник. Львів: Новий Світ-2000, 2020. 736 с.
2. Макаренко В. В., Співак В. М. Цифрова та імпульсна схемотехніка. Моделювання та аналіз: електронний навчальний посібник. Київ: НТУУ «КПІ», 2015. 314 с.
3. Схемотехніка електронних систем: У 3 кн. Кн. 2. Цифрова схемотехніка: підручник / В. І. Бойко та ін. 2-ге вид., допов. і переробл. Київ: Вища школа, 2004. 423 с.
4. Співак В. М., Багрій В. В., Жуйков В. Я. Схемотехніка електронних систем: том 2 Цифрова схемотехніка: підручник. Київ: Вища школа 2005. 320 с.
5. Скаржепа В. А., Луценко А. Н. Електроніка і мікросхемотехніка. Част. 1. Київ: Вища школа, 1998. 431 с.
6. Скаржепа В. А., Новацький А. О., Сенько В. І. Електроніка і мікросхемотехніка: лабораторний практикум. Київ: Вища школа, 1989. 279 с.
7. Гикавий В. А. Цифрова і аналогова схемотехніка: лабораторний практикум. Вінниця: ВДТУ, 2001. 99 с.
8. Воробйова О. М., Панфілов І. П., Савицька М. П., Флейта Ю. В. Електроніка та мікросхемотехніка: підручник. Одеса: ОНАЗ ім. О. С. Попова, 2015. 298 с.
9. Рябенський В. М., Жуйков В. Я., Ямненко Ю. С., Заграничний А. В. Схемотехніка: Пристрої цифрової електроніки: в 2 т.: підручник для студентів, що навчаються за спеціальності «Електроніка». Київ: НТУУ «КПІ». 2016. 757 с.
10. Швець Є. Я., Верьовкін Л. Л., Світанько М. В. Цифрова схемотехніка: методичні вказівки до лабораторних робіт. Запоріжжя: ЗДІА, 2011. 60 с.
11. Оникієнко Ю. О., Мицукова А. Ю. Схемотехніка–1. Аналогова схемотехніка: лабораторний практикум: навч. посіб. Київ: КПІ ім. Ігоря Сікорського, 2021. 107 с.

Методичні вказівки щодо виконання лабораторних робіт з навчальної дисципліни «Цифрова схемотехніка» для студентів денної форми навчання зі спеціальності 171 – «Електроніка» освітньо-професійної програми «Технологія, обладнання та виробництво електронної техніки» освітнього ступеня «Бакалавр».

Укладачі: к. т. н., доц. Д. В. Мосьпан;  
старш. викл. С. В. Саньков

Відповідальний за випуск зав. кафедри КІЕ А. Л. Перекрест

Підп. до др. \_\_\_\_\_. Формат 60\*84 1/16. Папір тип. Друк ризографія.

Ум. друк. арк. \_\_\_\_\_. Наклад \_\_\_\_\_ прим. Зам. № \_\_\_\_\_. Безкоштовно.

Редакційно-видавничий відділ  
Кременчуцького національного університету  
імені Михайла Остроградського  
вул. Першотравнева 20, м. Кременчук, 39600